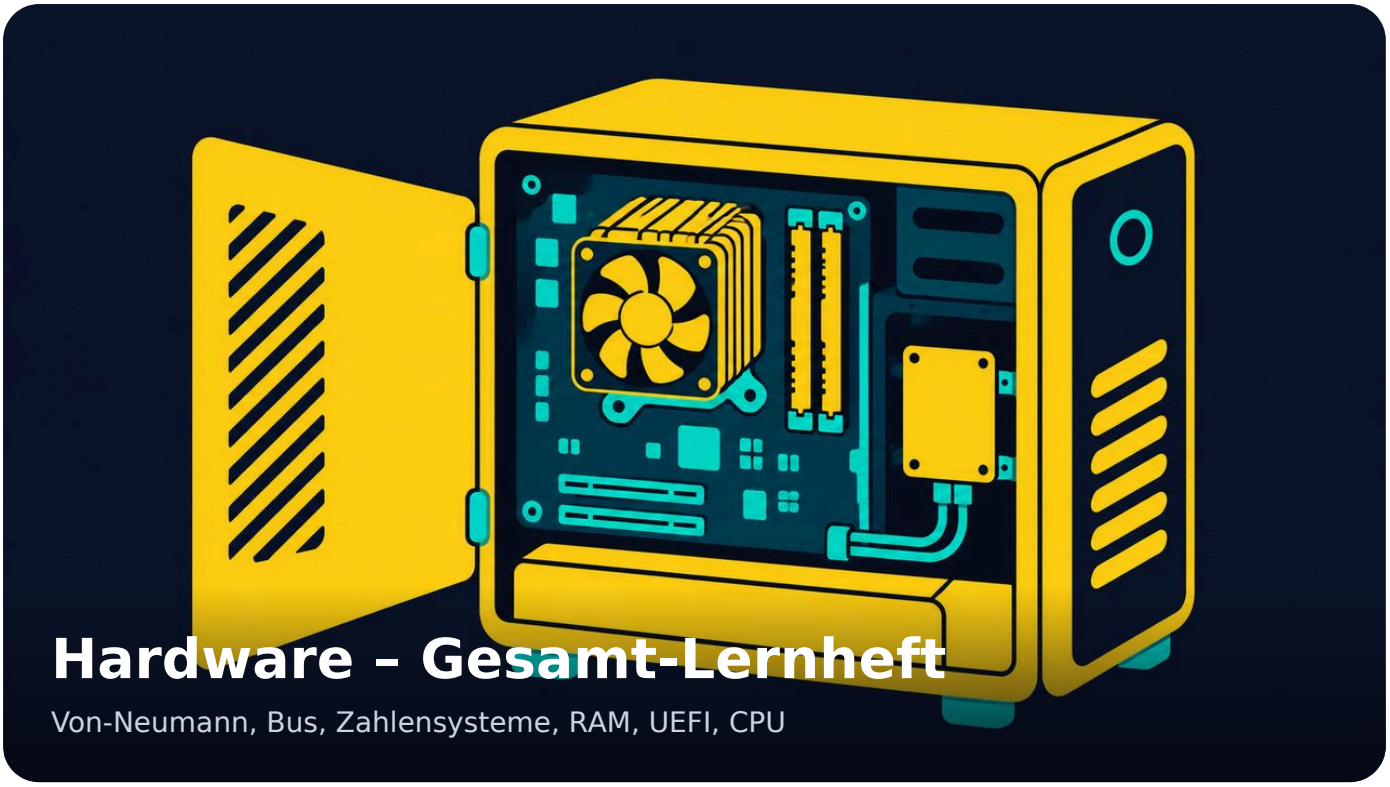


Hardware – Gesamt-Lernheft

Von-Neumann, Bus, Zahlensysteme, RAM, UEFI, CPU

🧭 So benutzt du das Lernheft

- **Links** ist das Inhaltsverzeichnis. Der Punkt davor zeigt die IHK-Relevanz.
- Jeder Abschnitt hat ein **IHK-Etikett** und einen farbigen Kasten mit der Begründung. Rot = sehr wichtig, Orange/Gelb = mittel, Grau = gering.
- **Gelb unterstrichen** = Prüfungs-Schlagwort. Das solltest du erklären können.
- Knopf **„🎯 Nur IHK-wichtig“** blendet alles mit „gering“ aus. Gut zum Wiederholen kurz vor der Prüfung.
- Bei jedem Abschnitt kannst du **„gelernt“** abhaken. Der Fortschritt wird im Browser gespeichert.
- Suche oben (Taste `/`), mit Enter springst du zum nächsten Treffer. Lösungen sind eingeklappt – erst selbst überlegen!

sehr hoch **hoch** **mittel bis hoch** **mittel** **gering bis mittel** **gering**

Die IHK-Einstufungen sind eigene Einschätzungen aus den Einzel-Zusammenfassungen, keine amtlichen Angaben der IHK.

🔥 Top-Prüfungsthemen

sehr hoch 1 · **hoch** 18 · **mittel bis hoch** 6 · **mittel** 13 · **gering bis mittel** 3 · **gering** 1

- **sehr hoch** 7.1 🎯 Auswahlkriterien · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)
- **hoch** 1.2 🧩 Die fünf Komponenten nach Von Neumann · 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug
- **hoch** 2.1 🛣️ Die drei Teilbusse · 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug
- **hoch** 2.2 🏠 Adressbusbreite und Adressraum · 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug
- **hoch** 3.3 💾 Speichereinheiten: dezimal oder binär? · 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug
- **hoch** 5.2 🆕 UEFI und der Vergleich mit BIOS · 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug
- **hoch** 5.3 🗄️ MBR und GPT · 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug
- **hoch** 5.4 🛡️ Secure Boot · 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug
- **hoch** 1.2 🔧 Innerer Aufbau · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)
- **hoch** 2.1 ⏱️ Taktfrequenz · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)
- **hoch** 2.2 🏋️ Leistung = Takt × IPC × Kerne · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)
- **hoch** 2.3 👥 Kerne und Threads · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)

- hoch 3.1 🔥 TDP – Thermal Design Power · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)
- hoch 3.2 🧱 Kühlung und Netzteil berechnen · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)
- hoch 3.3 🔌 CPU-Sockel · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)
- hoch 4.1 🏗️ L1, L2, L3 · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)
- hoch 6.2 🏢 Server-CPU vs. Desktop-CPU · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)
- hoch 7.2 📄 Datenblatt lesen · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)
- hoch 🧱 Block 8: Rechenaufgaben Schritt für Schritt · 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)

IHK	Abschnitt	Warum?
gering bis mittel	1.1 🤖 Was ist ein Computer? 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	Definitionen werden selten einzeln abgefragt, sind aber Basis für Architekturfragen in AP1
hoch	1.2 🧩 Die fünf Komponenten nach Von Neumann 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	die Von-Neumann-Architektur ist ein klassisches Grundlagenthema; Zuordnungsaufgaben (“Welche Komponente macht was?”) sind gut prüfbar in AP1
mittel	1.3 🔁 Der Befehlszyklus: Fetch – Decode – Execute 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	der Ablauf in drei Schritten ist eine gute Kurzfrage für AP1
mittel	1.4 🍾 Der Von-Neumann-Flaschenhals 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	Ursache und Gegenmaßnahmen (Cache) sind ein typisches Erklärthema

IHK	Abschnitt	Warum?
mittel	1.5 ⚖️ Von-Neumann und Harvard im Vergleich 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	klassische Abgrenzungsfrage mit Tabelle; passt zu AP1
hoch	2.1 🛣️ Die drei Teilbusse 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	Adress-, Daten- und Steuerbus mit Richtung und Aufgabe sind eine typische Zuordnungsaufgabe in AP1
hoch	2.2 🏠 Adressbusbreite und Adressraum 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	die Formel 2^n ist eine typische Rechenaufgabe mit Rechenweg; dazu die Erklärung der 4-GB-Grenze bei 32 Bit
gering bis mittel	2.3 🔌 Moderne Punkt-zu-Punkt-Verbindungen 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	Datenraten helfen bei Auswahl- und Vergleichsaufgaben; exakte Werte werden selten verlangt
mittel bis hoch	3.1 💡 Das Binärsystem 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	Umrechnungen sind Grundlage für Subnetting und IPv6 (AP1, AP2 Netzwerke); Lernportale nennen Zahlensysteme als AP1-Thema
mittel bis hoch	3.2 🔤 Das Hexadezimalsystem 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	Hex braucht man für MAC- und IPv6-Adressen; Umrechnungen sind schnelle Rechenpunkte
hoch	3.3 💾 Speichereinheiten: dezimal oder binär? 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	Umrechnungen zwischen TB und TiB sowie die Frage “Warum zeigt Windows weniger an?” sind typische Rechen- und Erklärungsaufgaben

IHK	Abschnitt	Warum?
mittel bis hoch	4.1 📋 Der RAM in der Architektur 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	RAM-Auswahl gehört zu “Hardware auswählen” (AP1); Kapitel 1 liefert dafür die Grundlage, Details folgen im RAM-Kapitel
mittel	4.2 📊 Bandbreite berechnen 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	Bandbreitenrechnungen passen zu Auswahl- und Vergleichsaufgaben; die Formel ist Ergänzung, nicht aus Kapitel 1
mittel	5.1 🧓 BIOS 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	BIOS wird vor allem als Gegenstück zu UEFI abgefragt
hoch	5.2 🆕 UEFI und der Vergleich mit BIOS 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	der Vergleich BIOS/UEFI ist ein Standardthema bei Arbeitsplatzeinrichtung in AP1
hoch	5.3 🗄️ MBR und GPT 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	Grenzen von MBR, Vorteile von GPT und die 2-TiB-Rechnung passen zu AP1 und zu “Speicherlösungen integrieren” in AP2 Konzeption/Administration
hoch	5.4 🛡️ Secure Boot 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	Secure Boot verbindet Hardware mit IT-Sicherheit; IT-Sicherheit nennt die Verordnung für AP1 ausdrücklich
mittel bis hoch	5.5 🔒 TPM und BitLocker 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	TPM und Festplattenverschlüsselung gehören zu IT-Sicherheit am Arbeitsplatz (AP1)
mittel	5.6 ⚙️ Typische Einstellungen im UEFI 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	passt zu “Arbeitsplatz konfigurieren und testen” (AP1); Menüpfade sind herstellerabhängig

IHK	Abschnitt	Warum?
mittel	6.1 🩺 Der POST 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	Fehlerdiagnose beim Start passt zu “Arbeitsplatz testen” in AP1; konkrete Pieptöne sind herstellerabhängig und eher Praxiswissen
mittel	6.2 🚀 Der Bootvorgang mit UEFI 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	die Reihenfolge vom Einschalten bis zur Anmeldung ist gutes Grundlagenwissen für Fehlersuche
gering	7.1 🏕️ Anforderungen an Hardware in der Bundeswehr 💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug	die Prüfung fragt keinen BW-Kontext ab; die Prinzipien (Robustheit, Lebenszyklus, Sicherheit) helfen aber bei Auswahlbegründungen und im Projekt
mittel	1.1 🏭 Aufgabe der CPU 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	die Definition ist Grundwissen für AP1; Zuordnungsaufgaben (Komponente → Funktion) sind gut prüfbar
hoch	1.2 🔧 Innerer Aufbau 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	die Zuordnung ALU / CU / Register / Cache / BIU steht so auch im Übungsblatt; wahrscheinlich als Kurzfrage in AP1
hoch	2.1 ⏱️ Taktfrequenz 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	Takt ist laut Lernzielfolie “sehr häufig” IHK-relevant; Taktrechnungen sind typische AP1-Rechenaufgaben (wahrscheinlich)
hoch	2.2 🏋️ Leistung = Takt × IPC × Kerne 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	“Höherer Takt = immer schneller?” ist eine klassische Richtig/Falsch-Frage (steht so im Übungsblatt)
hoch	2.3 👥 Kerne und Threads 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	Kerne/Threads sind laut Folie “sehr häufig” relevant; logische Prozessoren berechnen passt zu AP1 und zu Virtualisierung in AP2 Konzeption/Administration (wahrscheinlich)

IHK	Abschnitt	Warum?
mittel	2.4 🖥️ Labor: Kerne und Threads in Windows ansehen 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	Praxiswissen für “Arbeitsplatz konfigurieren und testen” (AP1); PowerShell-Abfragen passen auch zu Skripten in AP2 Konzeption/Administration (wahrscheinlich)
hoch	3.1 🔥 TDP – Thermal Design Power 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	TDP ist laut Folie “★★★”; Kühlung und Netzteil auslegen ist typische AP1-Auswahl- und Rechenaufgabe; Serverraum-Kühlung passt zu AP2 Konzeption/Administration (wahrscheinlich)
hoch	3.2 🧱 Kühlung und Netzteil berechnen 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	Prozent- und Puffer-Rechnungen mit Rechenweg und Einheiten sind typisch für AP1 (Lernportale nennen Prozentrechnung als AP1-Thema)
hoch	3.3 🔌 CPU-Sockel 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	“CPU und Mainboard müssen zusammenpassen” ist Kern der Hardware-Auswahl in AP1; LGA/PGA/BGA ist eine typische Abgrenzungsfrage
hoch	4.1 🏗️ L1, L2, L3 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	Cache-Ebenen mit Größe, Zugriffszeit und “privat oder gemeinsam” sind laut Folie “★★★”; das Übungsblatt fragt sie mehrfach ab
mittel bis hoch	4.2 🎯 Cache-Hit und Cache-Miss 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	Hit/Miss erklären ist laut Folie “★★”; Lückentext und Richtig/Falsch im Übungsblatt
mittel	5.1 ⚖️ RISC vs. CISC 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	laut Lernzielfolie “○ möglich”; eine Abgrenzungstabelle reicht
gering bis mittel	5.2 📈 Moore’s Law 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	im Übungsblatt als Multiple Choice; eine Rechenaufgabe dazu ist eher unwahrscheinlich
mittel bis hoch	6.1 🆚 Intel und AMD im Vergleich 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	laut Folie “häufig”; wichtig für Angebotsvergleiche und Hardware-Auswahl in AP1

IHK	Abschnitt	Warum?
hoch	6.2 🏢 Server-CPU vs. Desktop-CPU 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	“Welche CPU für einen Server?” ist im Übungsblatt; passt zu AP1 (Auswahl) und AP2 Konzeption/Administration (Server betreiben, wahrscheinlich)
mittel	6.3 🛡️ Virtualisierung und Sicherheitsfunktionen 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	VT-x/AMD-V im UEFI aktivieren gehört zu Arbeitsplatz-Konfiguration (AP1) und zum Betrieb von Hypervisoren (AP2 Konzeption/Administration, wahrscheinlich); die Sicherheitsfunktionen sind eher Zusatzwissen
sehr hoch	7.1 🎯 Auswahlkriterien 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	“Hard- und Software auswählen” steht ausdrücklich im AP1-Prüfungsbereich; begründete Empfehlungen sind auch im AP2-Projekt wahrscheinlich nützlich
hoch	7.2 📄 Datenblatt lesen 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	laut Lernzielfolie “AP-relevant”; in Prüfungen kommen oft Datenblatt-Auszüge zum Vergleich (wahrscheinlich)
mittel	7.3 🛠️ CPU-Z 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	Praxiswerkzeug zum Testen und Dokumentieren (AP1 “Leistung kontrollieren und protokollieren”)
hoch	🧱 Block 8: Rechenaufgaben Schritt für Schritt 🧠 Hardware Kapitel 2 – Der Prozessor (CPU)	die Rechenaufgaben sind laut Blatt “IHK AP Teil 1 relevant”; Rechenweg und Einheiten bringen Teilpunkte

💻 Hardware Kapitel 1 – Zusammenfassung mit IHK-Bezug

📚 Grundlage: Präsentation “HW Kap. 01 Computerarchitektur” und Lernskript Hardware, Kapitel 1. Die Zusammenfassung hat sieben Blöcke.

- 🔑 **Fette** Begriffe sind Prüfungs-Schlagwörter. Du solltest sie erklären können.
- 🎯 Jeder Abschnitt hat eine Zeile “IHK-Relevanz”. Das ist eine eigene Einschätzung. Es ist keine amtliche Angabe.
- 📝 Hardware passt laut Verordnung vor allem zu zwei Prüfungsteilen:
  - **AP1** (Teil 1, “Einrichten eines IT-gestützten Arbeitsplatzes”): Hard- und Software auswählen. Arbeitsplatz konfigurieren und testen.
  - **AP2 Konzeption und Administration**: Speicherlösungen integrieren und verwalten. Systeme betreiben.
- 🔢 Zahlensysteme brauchst du später für Subnetting und IPv6 (AP1 und **AP2 Netzwerke**).
- ❓ Am Ende jedes Blocks stehen Übungsfragen. Die Lösungen stehen gesammelt am Ende.
- ✅ Alle Rechenbeispiele sind nachgerechnet. Wo die Quellen ungenau sind, steht “Korrektur”.

✏️ Schreibweise: `2^10` heißt 2 hoch 10. Das Komma trennt Dezimalstellen. Der Punkt trennt Tausender.

🧠 Block 1: Der Computer und die Von-Neumann-Architektur

1.1 🤖 Was ist ein Computer? IHK gering bis mittel

> 🎯 **IHK: gering bis mittel** Definitionen werden selten einzeln abgefragt, sind aber Basis für Architekturfragen in AP1

Stell dir einen Koch mit Rezeptbuch vor. Das Rezept sagt ihm Schritt für Schritt, was er tun soll. Ein Computer arbeitet genauso.

💡 **Definition:** Ein Computer ist eine Maschine. Sie verarbeitet Daten automatisch nach einem **gespeicherten Programm**. Programm und Daten liegen im selben Speicher.

Die Definition hat drei Teile:

- 📄 **gespeichertes Programm**: Die Arbeitsanweisungen liegen als Daten im Speicher. Man kann sie austauschen.
- ⚙️ **automatisch**: Der Computer arbeitet ohne Eingriff. Er erledigt einen Befehl nach dem anderen.

- 🔄 **Daten verarbeiten**: Eingabe, Berechnung, Zwischenspeicherung, Ausgabe.

Grundeigenschaft	Bedeutung	Beispiel
Programmierbarkeit	Software steuert das Verhalten. Nichts ist fest verdrahtet.	derselbe PC: heute Office, morgen Bildbearbeitung
Universalität	Ein Gerät löst verschiedene Aufgaben.	Texte schreiben, rechnen, Netzwerk verwalten
Digitale Verarbeitung	Alle Daten liegen intern als Bits vor (0 und 1).	Bild, Text und Ton werden zu Bits

🖥️ **Computertypen** unterscheiden sich in Größe, Leistung, Robustheit und Anschlüssen. Die Grundarchitektur ist bei allen gleich.

Typ	Kennzeichen	Beispiele
Server	Dauerbetrieb, redundant, gut skalierbar	Rack-Server, Tower-Server, Mainframe
Workstation	hohe Rechenleistung, oft Spezial-Hardware	CAD-PC, Renderknoten
Desktop-PC	Standard-Arbeitsplatz	Office-PC, BWI-Standard-Client
Notebook	mobil, mit Akku	Dienst-Notebook, Ultrabook
Embedded System	in ein größeres Gerät eingebaut	Steuerungen, Sensorik, Funkgeräte
Mobilgerät	Smartphone, Tablet	Diensthandy

🕰️ Meilensteine:

- 1941: Zuse Z3. Erster funktionsfähiger programmierbarer Rechner.
- 1945: Von-Neumann-Architektur.
- 1971: Intel 4004. Erster kommerzieller Mikroprozessor.
- 1981: IBM PC.
- 2003: AMD Opteron (x86-64).

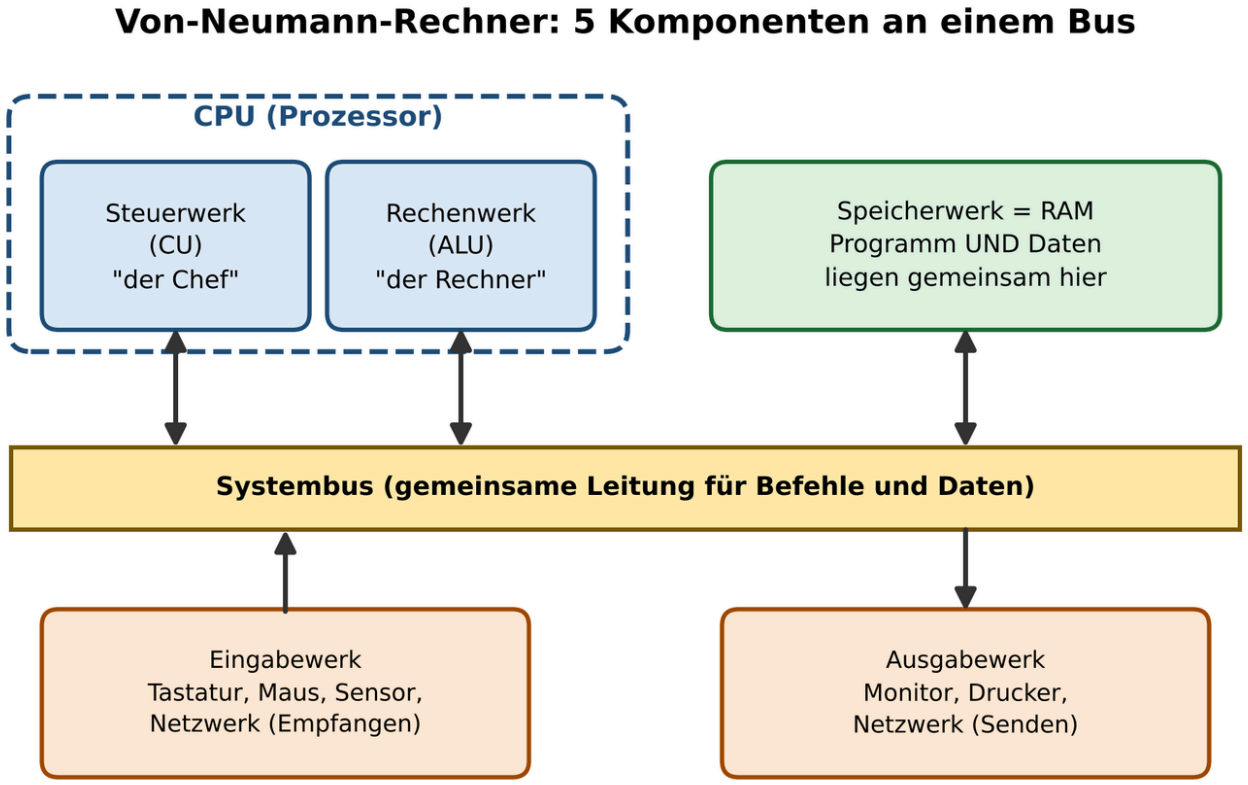
1.2 🧩 Die fünf Komponenten nach Von Neumann IHK hoch

> 🎯 **IHK: hoch** die Von-Neumann-Architektur ist ein klassisches Grundlagenthema; Zuordnungsaufgaben (“Welche Komponente macht was?”) sind gut prüfbar in AP1

1945 beschrieb John von Neumann ein neues Rechnerkonzept. Seine Idee: Programm und Daten liegen gemeinsam im Arbeitsspeicher. Vorher war das anders. Rechner wie der ENIAC mussten für

jede Aufgabe neu verdrahtet werden.

🏢 Vergleich mit einer Firma: Der Chef verteilt Aufgaben (Steuerwerk). Der Buchhalter rechnet (Rechenwerk). Das Archiv bewahrt alles auf (Speicherwerk). Die Post bringt Briefe rein (Eingabe) und raus (Ausgabe). Alle nutzen denselben Flur (Systembus).



Die fünf Komponenten der Von-Neumann-Architektur am gemeinsamen Systembus

Die fünf Komponenten der Von-Neumann-Architektur am gemeinsamen Systembus

Komponente	Aufgabe	Heute
Steuerwerk (Control Unit, CU)	holt und dekodiert Befehle, steuert den Ablauf	Teil der CPU
Rechenwerk (ALU, Arithmetic Logic Unit)	rechnet und vergleicht	Teil der CPU
Speicherwerk	speichert Programm und Daten	Arbeitsspeicher (RAM)
Eingabewerk	nimmt Daten von außen auf	Tastatur, Maus, Sensor, Netzwerk
Ausgabewerk	gibt Ergebnisse nach außen	Monitor, Drucker, Lautsprecher, Netzwerk

🔗 Alle fünf Komponenten hängen am gemeinsamen **Systembus**.

📌 **Merksatz:** Steuerwerk und Rechenwerk bilden zusammen die **CPU**. Das Speicherwerk ist der RAM.

🧱 Das Rechenwerk (ALU) im Detail

Die ALU ist der Taschenrechner der CPU. Sie kann:

- ➕ rechnen: Addition, Subtraktion, Multiplikation, Division.
- 🔀 logisch verknüpfen: AND, OR, NOT, XOR.
- ⚖️ vergleichen und schieben. Schieben heißt **Schiebeoperation** (Shift).

Woher kommen die Zahlen? Aus kleinen Speicherplätzen in der CPU. Diese heißen **Register**. Das Ergebnis geht wieder in ein Register.

Die ALU setzt außerdem Merker. Diese heißen **Status-Flags**:

- Zero: Das Ergebnis ist 0.
- Carry: Es gab einen Übertrag.
- Overflow: Es gab einen Überlauf.

Beispiel 1: Links-Shift verdoppelt

	Binär	Dezimal
Ausgangswert	`0000 0101`	5
1 Bit nach links	`0000 1010`	10
1 Bit nach rechts (vom Ausgangswert)	`0000 0010`	2

⚠️ Beim Rechts-Shift fällt das letzte Bit heraus. Deshalb ergibt 5 halbiert nur 2. Der Rest geht verloren.

🎛️ Das Steuerwerk im Detail

Das Steuerwerk ist der Chef. Es:

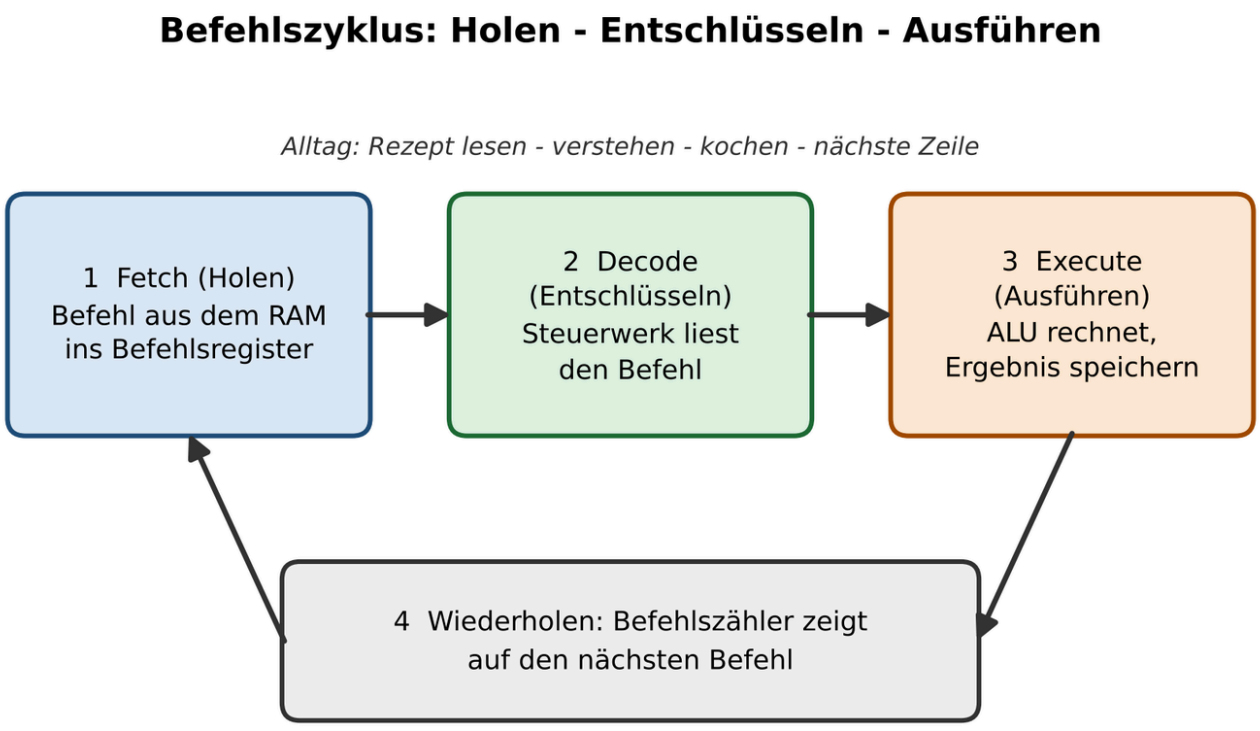
- holt den nächsten Befehl aus dem RAM und dekodiert ihn.
- steuert ALU, Speicher und Ein-/Ausgabe mit Steuersignalen.
- führt einen Zeiger auf den nächsten Befehl. Dieser Zeiger heißt **Befehlszähler** (Program Counter, PC). Er enthält die Adresse des nächsten Befehls.
- reagiert auf Unterbrechungen, z. B. von der Tastatur. Diese heißen **Interrupts**.

🌐 Sonderfall Netzwerkkarte (**NIC**): Sie gehört zu beiden E/A-Werken. Beim Empfangen ist sie Eingabewerk. Beim Senden ist sie Ausgabewerk.

1.3 🔁 Der Befehlszyklus: Fetch – Decode – Execute IHK mittel

> 🎯 **IHK: mittel** der Ablauf in drei Schritten ist eine gute Kurzfrage für AP1

🍳 Wie beim Kochen nach Rezept: Zeile lesen, verstehen, ausführen, nächste Zeile. Die CPU macht das milliardenfach pro Sekunde.



Befehlszyklus Fetch, Decode, Execute mit Wiederholung

Befehlszyklus Fetch, Decode, Execute mit Wiederholung

Schritt	Name	Was passiert
1	**Fetch** (Holen)	Die CPU lädt den nächsten Befehl aus dem RAM in das Befehlsregister.
2	**Decode** (Dekodieren)	Das Steuerwerk entschlüsselt den Befehl. Es ermittelt die Operanden.
3	**Execute** (Ausführen)	Die ALU führt den Befehl aus. Das Ergebnis geht in ein Register oder den Speicher.
4	Wiederholen	Der Befehlszähler zeigt auf den nächsten Befehl. Der Zyklus beginnt neu.

💡 **Stored-Program Concept**: Programm und Daten liegen im selben Speicher. Deshalb ist der Computer universell. Für ein neues Programm muss man die Hardware nicht umbauen.

1.4 🍾 Der Von-Neumann-Flaschenhals IHK mittel

> 🎯 **IHK: mittel** Ursache und Gegenmaßnahmen (Cache) sind ein typisches Erklärthema

🚗 Stell dir eine einspurige Brücke vor. Autos in beide Richtungen müssen warten. So ist es auch hier:

- Programm und Daten teilen sich **einen** Bus zur CPU.
- Es geht also immer nur ein Befehl **oder** ein Datum gleichzeitig.
- Dazu ist der RAM viel langsamer als die CPU.
- Die CPU muss warten. Diese Wartetakte heißen **Wait States**.

Beispiel 2: Wie lange wartet die CPU auf den RAM?

Werte aus der Präsentation: CPU-Takt 5 GHz, RAM-Zugriffszeit ca. 40 ns.

- Dauer eines CPU-Takts: 1 / 5.000.000.000 s = 0,2 ns.
- Takte pro RAM-Zugriff: 40 ns / 0,2 ns = **200 Takte**.

ℹ️ Die Präsentation sagt “ca. 100-mal langsamer”. Mit den genannten Werten sind es rechnerisch 200 Takte. Wichtig ist die Größenordnung: Die CPU wartet sehr lange.

🛠️ Gegenmaßnahmen:

Maßnahme	Wirkung
Cache (L1, L2, L3)	schneller Zwischenspeicher zwischen CPU und RAM; L1 ist am kleinsten und schnellsten
schnellere Speicherbusse	z. B. DDR5 im Dual-Channel-Betrieb mit ca. 100 GB/s
Prefetching	Daten werden vorab geladen, bevor die CPU sie braucht
getrennte L1-Caches für Befehle und Daten	innen arbeitet die CPU damit wie eine Harvard-Architektur
Pipelining, Out-of-Order-Execution, Branch Prediction	die CPU arbeitet mehrere Befehle überlappend ab

🧺 Cache im Alltag: Du legst das Werkzeug, das du oft brauchst, direkt neben dich. So musst du nicht jedes Mal in den Keller.

1.5 ⚖️ Von-Neumann und Harvard im Vergleich IHK mittel

> 🎯 **IHK: mittel** klassische Abgrenzungsfrage mit Tabelle; passt zu AP1

Merkmal	Von-Neumann	Harvard
Speicher	ein Speicher für Programm und Daten	getrennter Programm- und Datenspeicher
Busse	ein Bus	zwei getrennte Busse
Zugriff	Befehl und Daten nacheinander	Befehl und Daten gleichzeitig

Merkmal	Von-Neumann	Harvard
Flaschenhals	ja	nein
Einsatz	PCs, Server, Notebooks, Smartphones	Mikrocontroller (z. B. AVR, PIC), digitale Signalprozessoren (DSP)

⚠️ Nachteile von Harvard:

- Selbstmodifizierender Code ist nicht möglich.
- Beide Speicher müssen getrennt geplant werden.

🔀 Moderne CPUs sind **Hybride**. Nach außen arbeiten sie nach Von Neumann. Innen, auf Cache-Ebene, arbeiten sie nach Harvard.

📌 **Merksatz:** Von-Neumann = gemeinsamer Speicher und Bus. Harvard = getrennte Speicher und Busse.

❓ Übungsfragen Block 1

Ü1.1 Nennen Sie die fünf Komponenten der Von-Neumann-Architektur. Ordnen Sie jeder Komponente ein heutiges Bauteil zu.

Ü1.2 Beschreiben Sie den Befehlszyklus einer CPU in drei Schritten.

Ü1.3 Erklären Sie den Von-Neumann-Flaschenhals. Nennen Sie zwei Gegenmaßnahmen.

🚌 Block 2: Systembus und Adressraum

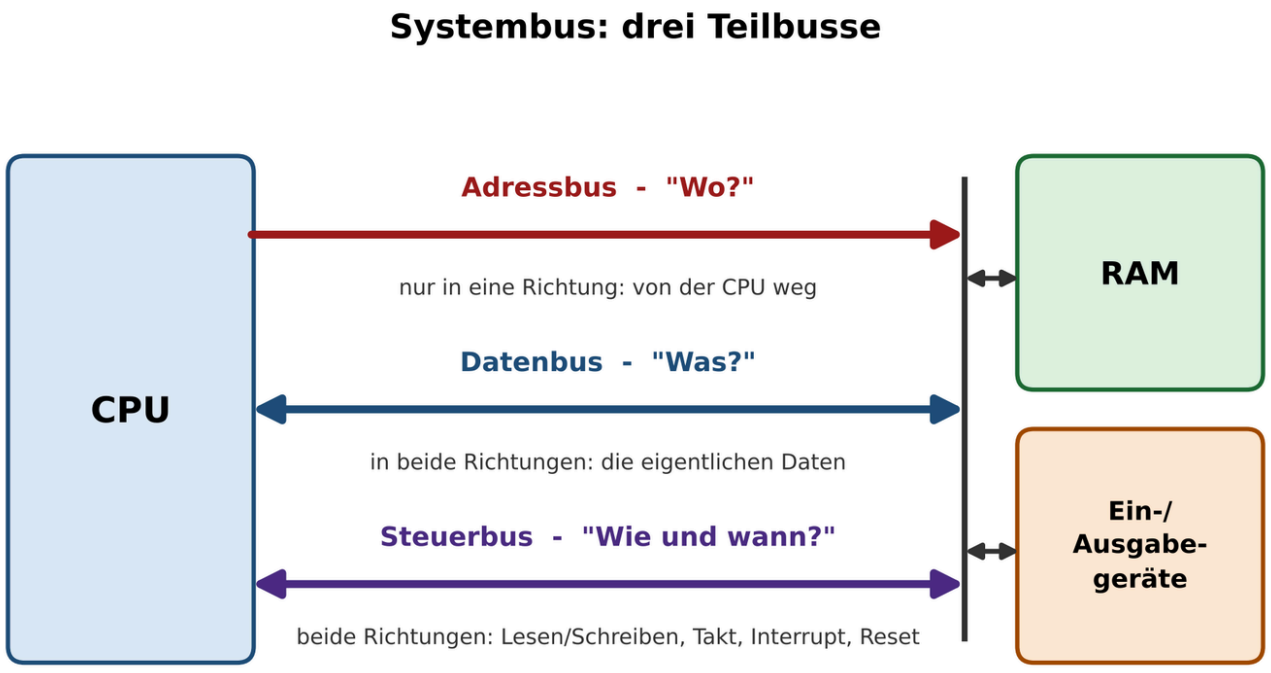
2.1 🛣️ Die drei Teilbusse IHK hoch

> 🎯 **IHK: hoch** Adress-, Daten- und Steuerbus mit Richtung und Aufgabe sind eine typische Zuordnungsaufgabe in AP1

Der **Systembus** verbindet CPU, Speicher und Peripherie. Physisch sind das Leiterbahnen auf dem Mainboard. Logisch besteht er aus drei Teilbussen.

📦 Vergleich mit einem Paketdienst:

- Die Adresse auf dem Paket sagt: **Wo** hin? Das ist der Adressbus.
- Der Inhalt des Pakets ist das **Was**. Das ist der Datenbus.
- Der Auftrag “abholen” oder “zustellen” und die Uhrzeit sind das **Wie und wann**. Das ist der Steuerbus.



Systembus mit Adressbus, Datenbus und Steuerbus und ihren Richtungen

Systembus mit Adressbus, Datenbus und Steuerbus und ihren Richtungen

Bus	Richtung	Aufgabe	Merkfrage
Adressbus	unidirektional, von der CPU weg	wählt die Speicheradresse oder das Gerät aus	Wo?
Datenbus	bidirektional	überträgt die eigentlichen Daten	Was?
Steuerbus	bidirektional	Steuersignale: Lesen/Schreiben, Takt, Interrupts, Reset	Wie und wann?

ℹ️ Unidirektional heißt: nur in eine Richtung. Bidirektional heißt: in beide Richtungen.

📏 Die **Datenbusbreite** sagt, wie viele Bits pro Takt gleichzeitig übertragen werden.

- 32-Bit-Datenbus: 32 / 8 = **4 Byte** je Transfer.
- 64-Bit-Datenbus: 8 Byte je Transfer.

2.2 🏠 Adressbusbreite und Adressraum IHK hoch

> 🎯 **IHK: hoch** die Formel 2^n ist eine typische Rechenaufgabe mit Rechenweg; dazu die Erklärung der 4-GB-Grenze bei 32 Bit

🏘️ Stell dir eine Straße vor. Jedes Haus braucht eine Hausnummer. Je mehr Ziffern die Hausnummer haben darf, desto mehr Häuser gibt es. Beim Adressbus ist jede Leitung eine

“Ziffer”. Sie kann nur 0 oder 1 sein.

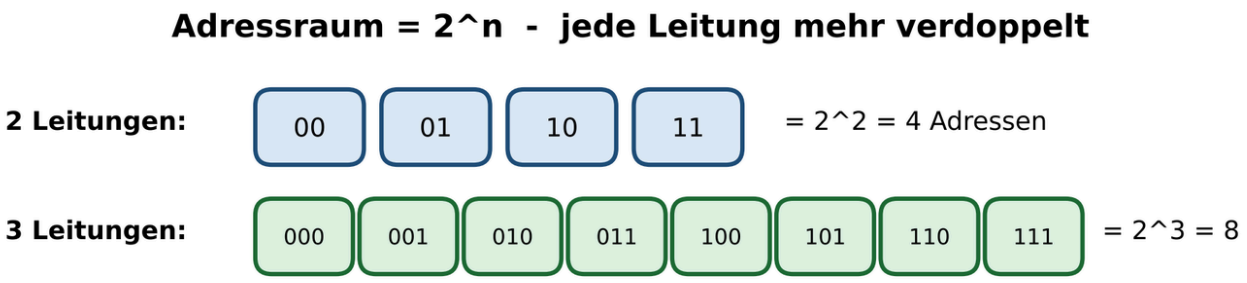
Die Breite des Adressbusses bestimmt also, wie viele Speicherzellen die CPU ansprechen kann.

📌 **Formel: Adressraum = 2^n Speicherzellen** (n = Breite des Adressbusses in Bit)

Bei PCs ist eine Speicherzelle 1 Byte groß. Dann gilt: Adressraum = 2^n Byte.

❔ Warum 2^n?

- Jede Adressleitung kann 0 oder 1 sein.
- Bei 2 Leitungen gibt es 4 Kombinationen: 00, 01, 10, 11.
- Jede weitere Leitung verdoppelt die Anzahl.



Busbreite n	2^n Byte	binär
16 Bit	65.536 Byte	**64 KiB**
20 Bit	1.048.576 Byte	**1 MiB**
32 Bit	4.294.967.296 Byte	**4 GiB**
64 Bit	18.446.744.073.709.551.616 Byte	**16 EiB**

Adressraum: jede zusätzliche Adressleitung verdoppelt die Zahl der Adressen

Adressraum: jede zusätzliche Adressleitung verdoppelt die Zahl der Adressen

Busbreite n	2^n Byte	Binäre Einheit	Beispiel
16 Bit	65.536	64 KiB	8-Bit-Prozessoren wie Intel 8080
20 Bit	1.048.576	1 MiB	Intel 8086, x86 Real Mode
24 Bit	16.777.216	16 MiB	Intel 80286
32 Bit	4.294.967.296	4 GiB	32-Bit-Systeme, z. B. Windows 32 Bit

Busbreite n	2^n Byte	Binäre Einheit	Beispiel
36 Bit	68.719.476.736	64 GiB	PAE (Physical Address Extension)
48 Bit	281.474.976.710.656	256 TiB	x86-64, virtuelle Adressen heute
64 Bit	18.446.744.073.709.551.616	16 EiB	theoretisches Maximum bei 64 Bit

✏️ Korrektur zu den Quellen: Dort steht teils “64 KB”, “4 GB” oder “16 EB”. Zweierpotenzen ergeben aber genau binäre Einheiten (KiB, GiB, EiB). Die Präsentation ordnet 16 Bit der “8086-Ära” zu. Der 8086 hatte aber einen 20-Bit-Adressbus.

Beispiel 3: Adressraum bei 24 Bit berechnen

1. Formel: 2^24.
2. Zerlegen: 2^24 = 2^20 × 2^4 = 1.048.576 × 16.
3. Ergebnis: **16.777.216 Byte = 16 MiB**.

Beispiel 4: Warum sieht ein 32-Bit-Windows nur 4 GiB?

1. 2^32 = 4.294.967.296 Byte.
2. 4.294.967.296 / 1.073.741.824 (= 2^30) = **4 GiB**.
3. Mehr Adressen gibt es nicht. Auch 8 GiB eingebauter RAM bleiben zur Hälfte ungenutzt.

⚠️ In der Praxis sieht ein 32-Bit-Windows oft nur etwa 3 bis 3,5 GiB. Ein Teil der Adressen ist für Geräte reserviert, z. B. für die Grafikkarte.

ℹ️ 64-Bit-CPUs nutzen heute nicht alle 64 Adressbits. Üblich sind 48 oder 52 Bit für virtuelle bzw. physische Adressen.

2.3 🔌 Moderne Punkt-zu-Punkt-Verbindungen IHK gering bis mittel

> 🎯 **IHK: gering bis mittel** Datenraten helfen bei Auswahl- und Vergleichsaufgaben; exakte Werte werden selten verlangt

Heute gibt es keinen einzelnen gemeinsamen Bus mehr. Die Komponenten haben eigene, schnelle Direktverbindungen. Diese heißen Punkt-zu-Punkt-Verbindungen. Das Bild aus Adress-, Daten- und Steuerbus bleibt aber das Denkmodell.

Verbindung	Datenrate (ca.)	Einsatz
PCIe 5.0 x16	64 GB/s je Richtung	Grafikkarte
DDR5 Dual-Channel	100 GB/s	Arbeitsspeicher

Verbindung	Datenrate (ca.)	Einsatz
USB4	40 bzw. 80 Gbit/s	externe Geräte
Thunderbolt 5	80 Gbit/s, Boost bis 120 Gbit/s	Docks, Displays
SATA III	600 MB/s	HDD, SATA-SSD

⚠️ Achtung bei den Einheiten: **GB/s** (Byte) und **Gbit/s** (Bit) unterscheiden sich um den Faktor 8. Beispiel: 40 Gbit/s sind 40 / 8 = 5 GB/s.

❓ Übungsfragen Block 2

Ü2.1 Nennen Sie die drei Teilbusse des Systembusses. Geben Sie jeweils Richtung und Aufgabe an.

Ü2.2 Eine CPU hat einen 20-Bit-Adressbus. Berechnen Sie den maximalen Adressraum in Byte und in einer passenden binären Einheit.

Ü2.3 Ein Kunde hat 8 GiB RAM in einem PC mit 32-Bit-Windows. Er sieht nur etwa 3,5 GiB. Erklären Sie die Ursache.

🔢 Block 3: Zahlensysteme und Speichereinheiten

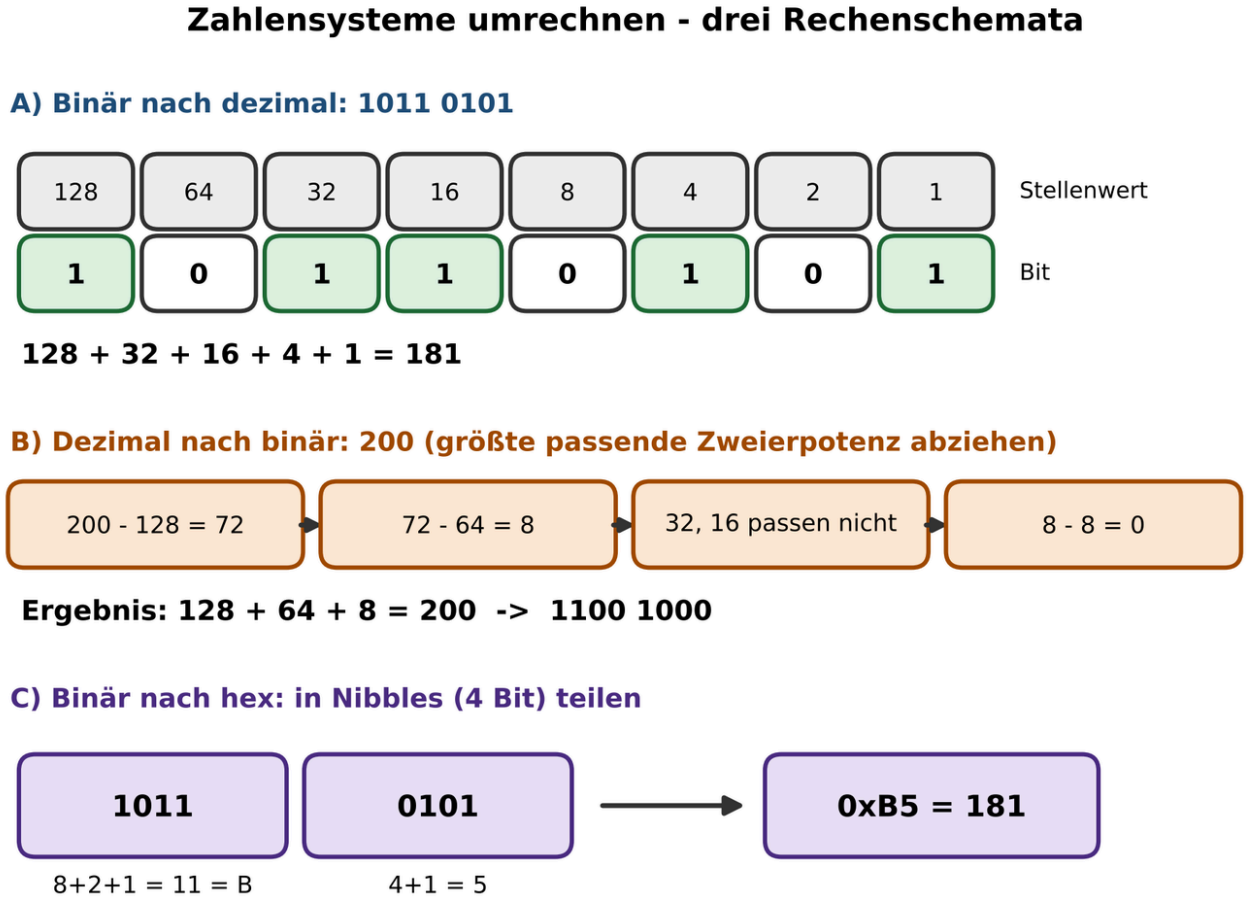
3.1 💡 Das Binärsystem IHK mittel bis hoch

> 🎯 **IHK: mittel bis hoch** Umrechnungen sind Grundlage für Subnetting und IPv6 (AP1, AP2 Netzwerke); Lernportale nennen Zahlensysteme als AP1-Thema

💡 Ein Lichtschalter kennt nur “an” und “aus”. Ein Transistor auch: an (1) und aus (0). Deshalb rechnet der Computer mit nur zwei Ziffern. Das heißt **Binärsystem** (Basis 2). Eine Binärstelle heißt **Bit**.

Jede Stelle hat einen festen Wert. Dieser Wert ist eine Zweierpotenz. Von rechts nach links verdoppelt er sich:

Stelle	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
Wert	128	64	32	16	8	4	2	1



Drei Rechenschemata: binär nach dezimal, dezimal nach binär, binär nach hex

Drei Rechenschemata: binär nach dezimal, dezimal nach binär, binär nach hex

Beispiel 5: Binär nach dezimal

`1011 0101` umrechnen. Regel: Alle Stellen mit einer 1 addieren.

Stelle	128	64	32	16	8	4	2	1
Bit	1	0	1	1	0	1	0	1
Wert	128	0	32	16	0	4	0	1

128 + 32 + 16 + 4 + 1 = **181**.

Beispiel 6: Dezimal nach binär (Subtraktionsverfahren)

200 umrechnen. Regel: Immer die größte passende Zweierpotenz abziehen.

💶 Wie beim Bezahlen mit Scheinen: Erst den größten Schein nehmen, der passt.

Schritt	Rechnung	Bit gesetzt bei
1	200 − 128 = 72	128

Schritt	Rechnung	Bit gesetzt bei
2	72 − 64 = 8	64
3	32 und 16 passen nicht in 8	–
4	8 − 8 = 0	8

Ergebnis: 128 + 64 + 8 = 200, also `1100 1000`.

Weitere Beispiele aus der Präsentation:

Dezimal	Binär	Rechnung
5	`0000 0101`	4 + 1
10	`0000 1010`	8 + 2
42	`0010 1010`	32 + 8 + 2
127	`0111 1111`	64 + 32 + 16 + 8 + 4 + 2 + 1
255	`1111 1111`	128 + 64 + 32 + 16 + 8 + 4 + 2 + 1

📌 **Merke:** Mit 8 Bit gibt es 2^8 = 256 Werte, von 0 bis 255.

3.2 🔤 Das Hexadezimalsystem IHK mittel bis hoch

> 🎯 **IHK: mittel bis hoch** Hex braucht man für MAC- und IPv6-Adressen; Umrechnungen sind schnelle Rechenpunkte

Lange Binärzahlen sind schwer zu lesen. Deshalb gibt es eine Kurzschrift mit 16 Ziffern. Sie heißt **Hexadezimalsystem** (Basis 16). Nach der 9 folgen die Buchstaben A bis F.

Hex	A	B	C	D	E	F
Dezimal	10	11	12	13	14	15

- 🧱 Eine Hex-Ziffer entspricht genau 4 Bit.
- 4 Bit heißen **Nibble**.
- Ein Byte hat also genau zwei Hex-Ziffern.
- Die Vorsilbe `0x` kennzeichnet eine Hex-Zahl.

Beispiel 7: Hex nach dezimal

0xAF = A × 16 + F × 1 = 10 × 16 + 15 = 160 + 15 = **175**.

Beispiel 8: Dezimal nach hex

173 umrechnen:

1. 173 / 16 = 10 Rest 13.
2. 10 = A, 13 = D.
3. Ergebnis: **0xAD**.

✅ Probe: 10 × 16 + 13 = 173.

Beispiel 9: Binär nach hex über Nibbles

`1011 0101` in zwei Nibbles teilen (siehe Bild oben, Teil C):

- `1011` = 8 + 2 + 1 = 11 = B.
- `0101` = 4 + 1 = 5.
- Ergebnis: **0xB5** (dezimal 181, siehe Beispiel 5).

Beispiel 10: IP-Adresse in hex

192.168.1.1 = C0.A8.01.01 (hex).

- 192 = 12 × 16 + 0 = C0.
- 168 = 10 × 16 + 8 = A8.

3.3 💾 Speichereinheiten: dezimal oder binär? IHK hoch

> 🎯 **IHK: hoch** Umrechnungen zwischen TB und TiB sowie die Frage “Warum zeigt Windows weniger an?” sind typische Rechen- und Erklärungsaufgaben

- Ein **Bit** ist die kleinste Informationseinheit.
- Ein **Byte** besteht aus 8 Bit.

📏 Für größere Einheiten gibt es zwei Maßsysteme. Das ist wie Meilen und Kilometer: gleiche Strecke, andere Zahl.

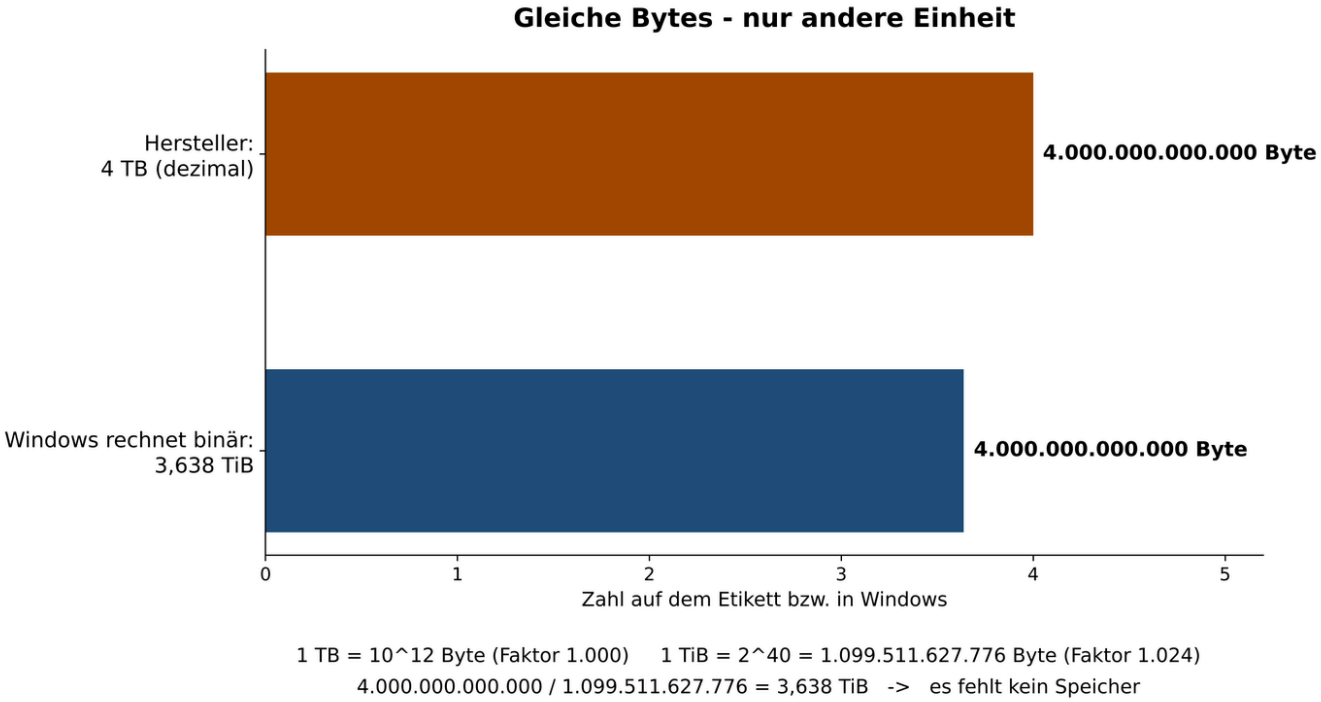
- **Dezimal (SI-Präfixe)**: Faktor 1.000. Einheiten kB, MB, GB, TB. Festplattenhersteller rechnen so.
- **Binär (IEC-Präfixe)**: Faktor 1.024 = 2^10. Einheiten KiB, MiB, GiB, TiB.

Dezimal	Größe	Binär	Größe
1 kB (Kilobyte)	10^3 = 1.000 Byte	1 KiB (Kibibyte)	2^10 = 1.024 Byte
1 MB (Megabyte)	10^6 = 1.000.000 Byte	1 MiB (Mebibyte)	2^20 = 1.048.576 Byte
1 GB (Gigabyte)	10^9 = 1.000.000.000 Byte	1 GiB (Gibibyte)	2^30 = 1.073.741.824 Byte
1 TB (Terabyte)	10^12 Byte	1 TiB (Tebibyte)	2^40 = 1.099.511.627.776 Byte

✏️ Kleines k bei kB, großes K bei KiB. So steht es in den Normen.

Beispiel 11: 4-TB-Festplatte in TiB

1. Herstellerangabe in Byte: 4 TB = 4 × 10^12 = 4.000.000.000.000 Byte.
2. 1 TiB = 2^40 = 1.099.511.627.776 Byte.
3. 4.000.000.000.000 / 1.099.511.627.776 = **3,638 TiB** (gerundet).



Dieselbe Bytezahl ergibt 4 TB dezimal oder 3,638 TiB binär

Dieselbe Bytezahl ergibt 4 TB dezimal oder 3,638 TiB binär

❔ Warum zeigt Windows weniger an?

- Windows rechnet binär.
- Windows schreibt aber “TB” statt “TiB”.
- Es zeigt also etwa “3,63 TB” an.
- ✅ Es fehlt kein Speicher. Nur die Einheit ist eine andere.
- Dazu kommt ein kleiner Anteil für Partitionstabelle und Dateisystem.

Beispiel 12: 1-TB-SSD in GiB

1 × 10^12 / 2^30 = 1.000.000.000.000 / 1.073.741.824 = **931,32 GiB**.

📈 Der Unterschied wächst mit der Größe:

Präfix	Faktor binär / dezimal	Abweichung
Kilo / Kibi	1,024	2,4 %
Giga / Gibi	1,0737	7,4 %
Tera / Tebi	1,0995	10,0 %

📝 Rechenweg-Tipp für die Prüfung: Immer zuerst in Byte umrechnen. Dann durch die Zieleinheit teilen.

❓ Übungsfragen Block 3

Ü3.1 Rechnen Sie um: a) 0x3C nach dezimal, b) 173 nach binär, c) `1111 1111` nach hex.

Ü3.2 Ein Kunde kauft eine 500-GB-SSD. Windows zeigt etwa 465 GB an. Berechnen Sie den Wert und erklären Sie den Unterschied.

Ü3.3 Wie viele verschiedene Werte lassen sich mit 12 Bit darstellen?

🧱 Block 4: Arbeitsspeicher (RAM)

4.1 📋 Der RAM in der Architektur IHK mittel bis hoch

> 🎯 **IHK: mittel bis hoch** RAM-Auswahl gehört zu “Hardware auswählen” (AP1); Kapitel 1 liefert dafür die Grundlage, Details folgen im RAM-Kapitel

🗂️ Der RAM ist wie dein Schreibtisch. Dort liegt alles, woran du gerade arbeitest. Der Arbeitsspeicher heißt **RAM** (Random Access Memory). Er ist das **Speicherwerk** der Von-Neumann-Architektur. Er hält Programme und Daten, mit denen die CPU gerade arbeitet.

📌 Wichtige Merkpunkte aus Kapitel 1:

- ⚡ Der RAM ist **flüchtig**. Ohne Strom gehen die Daten verloren.
- 🐢 Der RAM ist viel langsamer als die CPU. Daraus folgt der Von-Neumann-Flaschenhals (Abschnitt 1.4).
- 📏 Die nutzbare RAM-Menge hängt von der Adressbusbreite ab. Ein 32-Bit-System adressiert höchstens 4 GiB (Abschnitt 2.2).

Begriff	Bedeutung
DDR5	aktuelle RAM-Generation (Double Data Rate 5)
Dual-Channel	zwei Speicherkanäle arbeiten parallel, die Bandbreite verdoppelt sich
ECC-RAM	Error-Correcting Code: erkennt und korrigiert Bitfehler; braucht ein ECC-fähiges Mainboard, typisch für Server
XMP / EXPO	gespeicherte Profile für höheren RAM-Takt (XMP bei Intel, EXPO bei AMD); im UEFI aktivieren

Begriff	Bedeutung
Cache L1/L2/L3	kleiner, sehr schneller Speicher in der CPU, puffert RAM-Zugriffe

🛣️ Dual-Channel im Alltag: zwei Fahrspuren statt einer. Es passen doppelt so viele Autos durch.

4.2 📊 Bandbreite berechnen IHK mittel

> 🎯 **IHK: mittel** Bandbreitenrechnungen passen zu Auswahl- und Vergleichsaufgaben; die Formel ist Ergänzung, nicht aus Kapitel 1

ℹ️ Ergänzung, nicht auf den Folien:

- Ein DDR-Speicherkanal ist 64 Bit = 8 Byte breit.
- Die Datenrate steht in **MT/s**. Das heißt Megatransfers pro Sekunde.

📌 **Formel:** Bandbreite = Transferrate × 8 Byte × Anzahl Kanäle

Beispiel 13: DDR5-6400 im Dual-Channel

1. Ein Kanal: 6.400.000.000 Transfers/s × 8 Byte = 51.200.000.000 Byte/s = 51,2 GB/s.
2. Zwei Kanäle: 51,2 GB/s × 2 = **102,4 GB/s**.

✅ Das passt zur Präsentation: DDR5 Dual-Channel ca. 100 GB/s.

🔭 Ausblick: Das RAM-Kapitel behandelt DRAM und SRAM, DDR3 bis DDR5, MT/s und MHz, SPD, Timings, SODIMM und MemTest86.

❓ Übungsfragen Block 4

Ü4.1 Ein Server soll ausfallsicher arbeiten. Welche RAM-Art empfehlen Sie, und welche Voraussetzung muss das Mainboard erfüllen?

Ü4.2 Berechnen Sie die Bandbreite von DDR5-4800 im Dual-Channel-Betrieb in GB/s.

🔐 Block 5: Firmware – BIOS, UEFI, MBR/GPT, Secure Boot, TPM

5.1 🧓 BIOS IHK mittel

> 🎯 **IHK: mittel** BIOS wird vor allem als Gegenstück zu UEFI abgefragt

Software, die fest auf einem Chip im Gerät sitzt, heißt **Firmware**. Sie läuft beim Einschalten als Erstes. 🔑 Sie ist wie der Hausmeister, der morgens aufschließt und das Licht anmacht.

Die alte PC-Firmware heißt **BIOS** (Basic Input/Output System). Sie stammt aus den 1980er-Jahren. Sie liegt in einem Flash-Baustein auf dem Mainboard.

Aufgaben des BIOS:

1. 🩺 **POST** ausführen (Selbsttest, siehe Block 6).
2. ⚙️ Hardware initialisieren.
3. 🔎 Bootloader suchen. Er steht in den ersten 512 Byte der Bootplatte. Dieser Bereich heißt **MBR**.

🔋 Einstellungen wie Boot-Reihenfolge und Uhrzeit liegen im **CMOS**-Speicher. Eine Knopfzelle versorgt ihn mit Strom (**CR2032**). Ist sie leer, gehen Uhrzeit und Einstellungen verloren.

⌨️ Aufruf beim Start: Entf, F2, F10 oder Esc. Das hängt vom Hersteller ab.

Grenze des BIOS	Folge
16-Bit Real Mode	nur 1 MiB direkt adressierbar, langsame Initialisierung
nur MBR	max. 2 TiB (ca. 2,2 TB) und max. 4 primäre Partitionen
kaum Treiber	nur Grundfunktionen
kein Secure Boot	Schadsoftware (Bootkits) kann sich vor dem Betriebssystem einnisten

5.2 🆕 UEFI und der Vergleich mit BIOS IHK hoch

> 🎯 **IHK: hoch** der Vergleich BIOS/UEFI ist ein Standardthema bei Arbeitsplatzeinrichtung in AP1

Der Nachfolger des BIOS heißt **UEFI** (Unified Extensible Firmware Interface).

- Es läuft im 32- oder 64-Bit-Modus.
- 🖱️ Es hat eine grafische Oberfläche mit Maus.
- Es kann Treiber und Netzwerk nutzen.

📁 UEFI startet den Bootloader aus einer eigenen Partition. Sie heißt **EFI System Partition (ESP)**. Die ESP ist mit FAT32 formatiert. Sie enthält `.efi`-Dateien.

ℹ️ Die Quellen nennen unterschiedliche Jahre. Skript: UEFI “seit etwa 2005”. Präsentation: “seit ca. 2011 Standard auf neuen Systemen”. Beides passt: Die Spezifikation ist älter. Standard auf PCs wurde UEFI erst später.

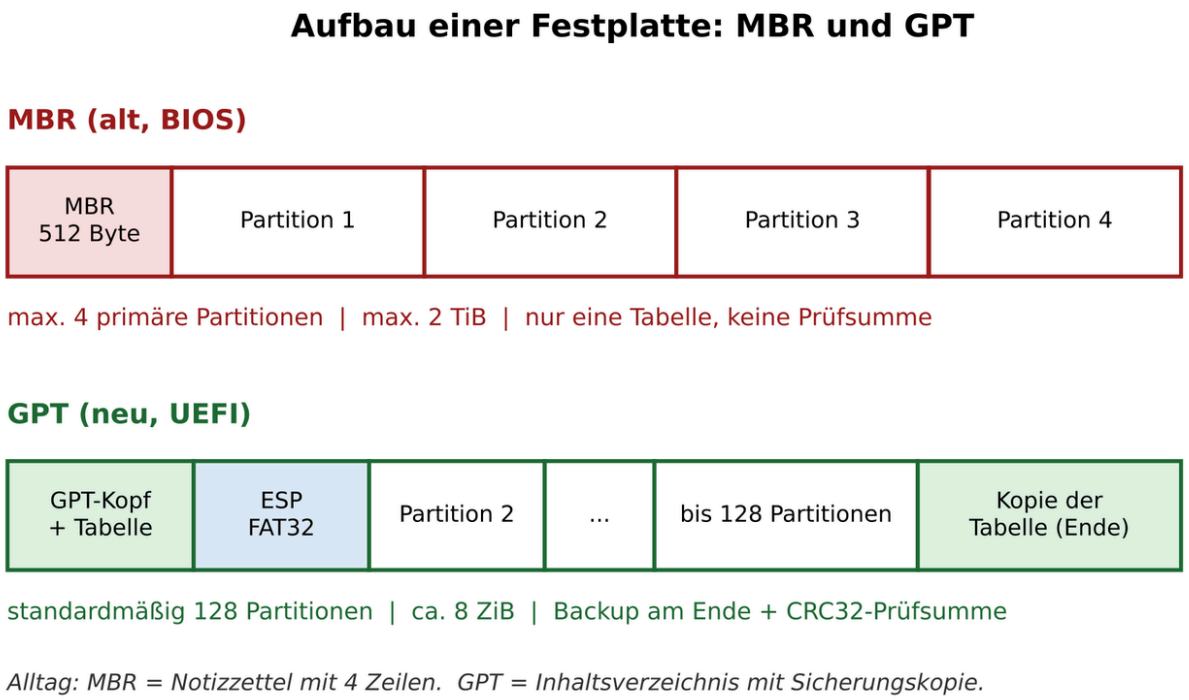
Merkmal	BIOS (Legacy)	UEFI
Modus	16-Bit Real Mode	32-Bit oder 64-Bit
Startzeit	langsam	schnell (Fast Boot)
Partitionsschema	MBR: 4 primäre Partitionen, 2 TiB	GPT: standardmäßig 128 Partitionen, ca. 8 ZiB
Bedienung	Text, nur Tastatur	grafisch, mit Maus
Sicherheit	keine Signaturprüfung	**Secure Boot**, Measured Boot
Treiber	Grundfunktionen	modulare UEFI-Treiber
Einsatz heute	nur Altsysteme	Standard

🔙 UEFI hat einen Legacy-Modus für alte BIOS-Systeme. Er heißt **CSM** (Compatibility Support Module). ⚠️ Für Secure Boot muss CSM aus sein.

5.3 🗄️ MBR und GPT IHK hoch

> 🎯 **IHK: hoch** Grenzen von MBR, Vorteile von GPT und die 2-TiB-Rechnung passen zu AP1 und zu “Speicherlösungen integrieren” in AP2 Konzeption/Administration

📖 Eine Festplatte braucht ein Inhaltsverzeichnis. Es sagt, wo welche Partition beginnt. Dieses Verzeichnis heißt Partitionstabelle. Es gibt zwei Arten: MBR (alt) und GPT (neu).



Aufbau einer Festplatte mit MBR und mit GPT im Vergleich

Aufbau einer Festplatte mit MBR und mit GPT im Vergleich

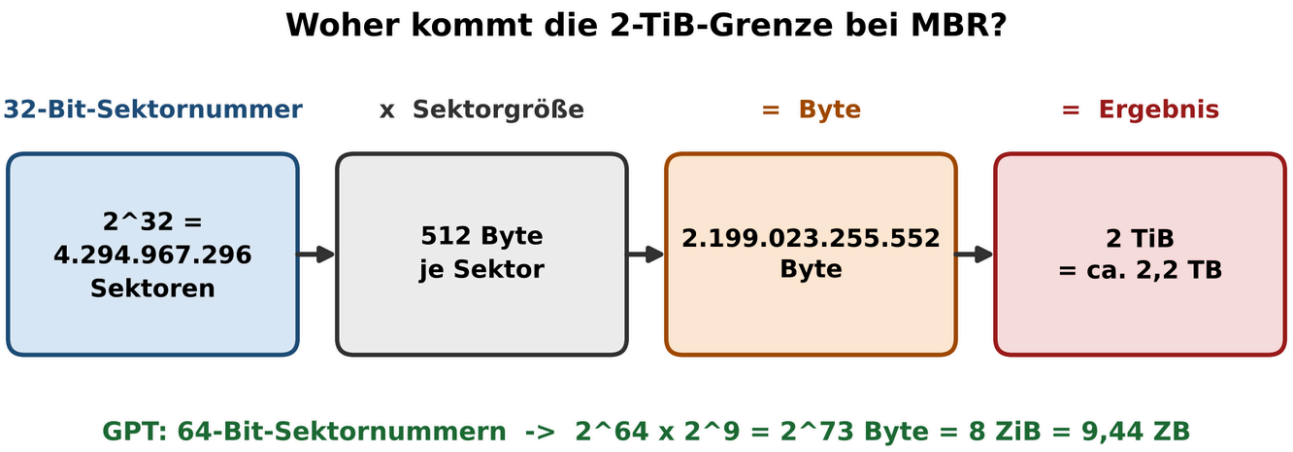
Merkmal	MBR (Master Boot Record)	GPT (GUID Partition Table)
eingeführt	1983 (DOS)	um 2000, Teil der UEFI-Spezifikation
Partitionen	4 primäre, oder 3 primäre + 1 erweiterte mit logischen Laufwerken	standardmäßig 128
max. Größe (512-Byte-Sektoren)	2 TiB ≈ 2,2 TB	8 ZiB ≈ 9,4 ZB
Redundanz	keine, nur eine Tabelle	Kopie der Tabelle am Plattenende
Prüfsumme	keine	CRC32
Bootloader	im MBR (erste 512 Byte)	in der ESP (ca. 100 bis 500 MB)
Startmodus	BIOS bzw. CSM	UEFI
Empfehlung	nur Altsysteme	Standard für neue Systeme

ℹ️ Hinweis zu den Quellen: Die Präsentation nennt für GPT “2005 (UEFI 2.0)”. GPT entstand schon um 2000 mit EFI. Seit UEFI 2.0 ist GPT Teil der Spezifikation. 📌 Für die Prüfung zählt: GPT gehört zu UEFI.

⚠️ Windows startet von einer GPT-Platte nur im UEFI-Modus. Als reine Datenplatte geht GPT auch an BIOS-PCs mit 64-Bit-Windows.

Beispiel 14: Woher kommt die 2-TiB-Grenze bei MBR?

Der MBR speichert Sektornummern mit 32 Bit. Ein Sektor hat 512 Byte.



Rechenweg zur 2-TiB-Grenze bei MBR und zur 8-ZiB-Grenze bei GPT

Rechenweg zur 2-TiB-Grenze bei MBR und zur 8-ZiB-Grenze bei GPT

1. Anzahl Sektoren: 2^32 = 4.294.967.296.
2. Größe: 4.294.967.296 × 512 Byte = 2.199.023.255.552 Byte.
3. In TiB: 2.199.023.255.552 / 2^40 = **2 TiB**.
4. In TB: 2.199.023.255.552 / 10^12 = **2,2 TB** (gerundet).

Beispiel 15: Grenze bei GPT

GPT nutzt 64-Bit-Sektornummern.

1. 2^64 × 512 Byte = 2^64 × 2^9 = 2^73 Byte.
2. 2^73 / 2^70 = **8 ZiB** (Zebibyte).
3. Dezimal: 2^73 / 10^21 = **9,44 ZB**.

✅ Das erklärt die zwei Angaben in den Quellen: 8 ZiB und 9,4 ZB sind derselbe Wert.

5.4 🛡️ Secure Boot IHK hoch

> 🎯 **IHK: hoch** Secure Boot verbindet Hardware mit IT-Sicherheit; IT-Sicherheit nennt die Verordnung für AP1 ausdrücklich

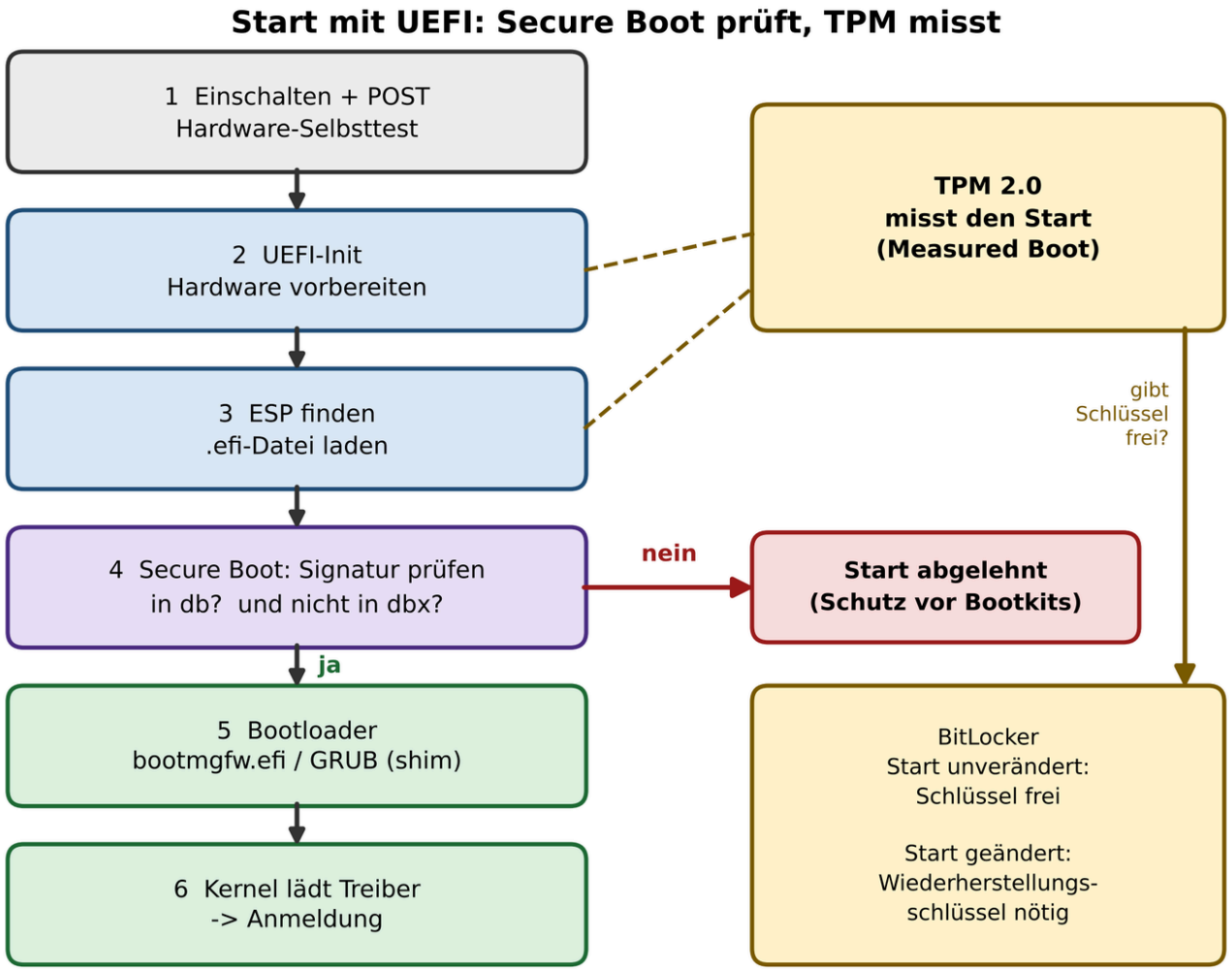
🛂 Vergleich mit einer Ausweiskontrolle: Nur wer einen gültigen, echten Ausweis hat, darf rein.

Secure Boot ist eine Funktion von UEFI.

- Es startet nur Bootloader und Kernel mit gültiger digitaler Signatur.
- 🚫 Unbekannte oder manipulierte Software wird abgelehnt.
- Das schützt vor Schadsoftware im Startvorgang: **Bootkits** und **Rootkits**.

Baustein	Aufgabe
PK (Platform Key)	oberster Vertrauensanker, meist vom Mainboard-Hersteller
KEK (Key Exchange Key)	Schlüssel von Microsoft und Hersteller; dürfen db und dbx ändern
db (Signature Database)	Liste erlaubter Signaturen, z. B. für `shim.efi` unter Linux
dbx (Forbidden Signature Database)	Sperrliste widerrufener Signaturen
Custom Mode	eigene Schlüssel eintragen, z. B. für eine Organisation

🔎 Ablauf: Die Firmware prüft die Signatur des Bootloaders. Steht sie in db und nicht in dbx? Dann startet der Bootloader.



UEFI-Startablauf mit Secure-Boot-Prüfung, TPM-Messung und BitLocker

UEFI-Startablauf mit Secure-Boot-Prüfung, TPM-Messung und BitLocker

🐧 Linux-Distributionen wie Ubuntu oder RHEL nutzen einen signierten Vor-Bootloader. Er heißt **shim**.

5.5 🔒 TPM und BitLocker IHK mittel bis hoch

> 🎯 **IHK: mittel bis hoch** TPM und Festplattenverschlüsselung gehören zu IT-Sicherheit am Arbeitsplatz (AP1)

🗝️ Stell dir einen kleinen Tresor auf dem Mainboard vor. Dieser Sicherheitschip heißt **TPM** (Trusted Platform Module).

- Er speichert kryptografische Schlüssel geschützt.
- Er misst den Startvorgang (Measured Boot).
- Er kann auch in die CPU-Firmware eingebaut sein: **Intel PTT** bzw. **AMD fTPM**.

🤝 Zusammenspiel:

- **Secure Boot** sorgt für einen vertrauenswürdigen Start.
- Das **TPM** gibt den Schlüssel für **BitLocker** nur frei, wenn der Start unverändert war.
- Ergebnis: Das System entsperrt sich automatisch. Ein geänderter Start fällt auf.

🪟 Windows 11 setzt UEFI mit Secure-Boot-Fähigkeit und TPM 2.0 voraus.

⚠️ Wichtig für die Praxis:

- Nach Hardwaretausch oder Firmware-Update kann das TPM den Start als verändert ansehen.
- Dann fragt BitLocker nach dem **Wiederherstellungsschlüssel**.
- Diesen Schlüssel holt man vorher aus AD oder Intune.

🖥️ Prüfen unter Windows (PowerShell, als Administrator):

```
Confirm-SecureBootUEFI   # True = Secure Boot aktiv
Get-Tpm                  # zeigt TpmPresent, TpmReady, TpmEnabled
```

5.6 ⚙️ Typische Einstellungen im UEFI IHK mittel

> 🎯 **IHK: mittel** passt zu “Arbeitsplatz konfigurieren und testen” (AP1); Menüpfade sind herstellerabhängig

Aufgabe	Typischer Menüpfad	Hinweis
UEFI öffnen	Entf, F2, F10 oder Esc beim Start	je nach Hersteller
Boot-Reihenfolge	Boot → Boot Priority	PXE-Boot für Neuinstallation über das Netz

Aufgabe	Typischer Menüpfad	Hinweis
Secure Boot	Security → Secure Boot → Enabled	in Behördennetzen meist Pflicht
TPM	Security → TPM → Enabled	Voraussetzung für BitLocker
XMP/EXPO	Advanced → Memory → XMP Profile 1	höheren RAM-Takt aktivieren
Virtualisierung	Advanced → CPU → Intel VT-x oder AMD-V	nötig für VMs (Hyper-V, VirtualBox)

❓ Übungsfragen Block 5

Ü5.1 Nennen Sie drei Unterschiede zwischen BIOS und UEFI.

Ü5.2 Ein Kunde möchte eine 4-TB-Festplatte als Systemlaufwerk mit MBR einrichten. Beurteilen Sie das Vorhaben mit Rechnung.

Ü5.3 Ein neuer Client soll BitLocker mit automatischer Entsperrung nutzen. Welche drei Einstellungen prüfen Sie im UEFI?

🚦 Block 6: POST und Bootvorgang

6.1 🩺 Der POST IHK mittel

> 🎯 **IHK: mittel** Fehlerdiagnose beim Start passt zu “Arbeitsplatz testen” in AP1; konkrete Pieptöne sind herstellerabhängig und eher Praxiswissen

✈️ Wie der Pilot vor dem Start: Er geht eine Checkliste durch. Erst wenn alles passt, hebt er ab.

Beim PC heißt diese Checkliste **POST** (Power-On Self-Test).

- Es ist ein automatischer Selbsttest beim Einschalten.
- Die Firmware führt ihn aus, vor dem Start des Betriebssystems.
- Erst nach einem fehlerfreien POST startet der Bootloader.

Ablauf (Skript):

1. ⚡ Die Stromversorgung stabilisiert sich. Ein Reset-Signal startet die CPU.
2. Die CPU lädt die ersten Befehle aus dem Firmware-Flash.
3. Der Speichercontroller initialisiert und prüft den RAM.
4. 🖥️ Die Grafik wird initialisiert. Die erste Ausgabe erscheint.

5. ⌨️ Tastatur, USB und Onboard-Geräte werden geprüft.
6. 💽 Massenspeicher und Boot-Reihenfolge werden eingelesen.
7. 🚀 Der Bootloader auf dem ersten bootfähigen Medium startet.

📌 Kurzform: CPU → RAM → Grafik → Tastatur → Boot.

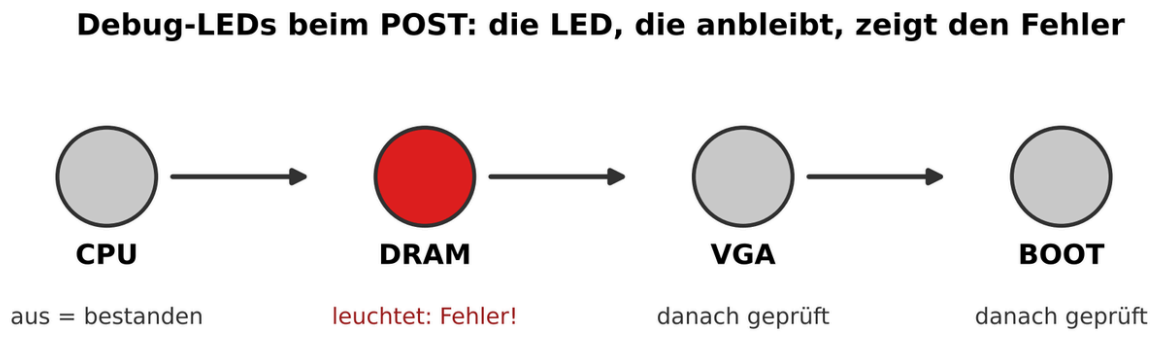
🚨 Fehler meldet der POST über:

- **Pieptöne**,
- **Debug-LEDs**,
- **Q-Codes** (zweistellige Anzeige auf dem Mainboard).

Signal	Bedeutung (Beispiel AMI/Award)
1 kurz	POST erfolgreich
1 lang + 2 kurz	Grafikkartenfehler
3 kurz	RAM-Fehler (AMI)
kein Ton, kein Bild	CPU nicht erkannt oder Mainboard defekt
Dauerton	Tastaturfehler oder schwerer Fehler

⚠️ Die Codes hängen vom Hersteller ab. Die verlässliche Quelle ist immer das Handbuch des Mainboards.

💡 **Debug-LEDs** leuchten der Reihe nach: CPU → DRAM → VGA → BOOT. Nach jedem bestandenen Test erlischt die LED. Bleibt eine LED an, liegt dort der Fehler.



Beispiel 16: DRAM bleibt an -> RAM-Module prüfen

Debug-LEDs beim POST: die DRAM-LED bleibt an und zeigt einen RAM-Fehler

Debug-LEDs beim POST: die DRAM-LED bleibt an und zeigt einen RAM-Fehler

Beispiel 16: DRAM-LED leuchtet dauerhaft

1. 🔧 RAM-Module fest einsetzen. Beide Halteclips müssen einrasten.
2. Module einzeln testen, auch in anderen Slots.
3. XMP/EXPO im UEFI deaktivieren.

6.2 🚀 Der Bootvorgang mit UEFI IHK mittel

> 🎯 **IHK: mittel** die Reihenfolge vom Einschalten bis zur Anmeldung ist gutes Grundlagenwissen für Fehlersuche

Den Ablauf zeigt auch das Bild in Abschnitt 5.4.

Phase	Ablauf
UEFI-Init	Firmware initialisiert die Hardware und prüft Secure Boot
ESP-Suche	Firmware findet die ESP und lädt die `.efi`-Datei
Bootloader	Windows Boot Manager (`bootmgfw.efi`) oder GRUB lädt den Kernel
Kernel	Kernel lädt Treiber und startet Dienste
Anmeldung	Anmeldebildschirm, danach Programme wie Explorer oder Shell

🧰 Diagnose-Werkzeuge:

- Mainboard-Handbuch,
- POST-Karte,
- Multimeter am 24-Pin-ATX-Stecker,
- Knopfzelle entfernen (CMOS-Reset),
- **Minimalkonfiguration**: nur CPU, ein RAM-Modul, Grafik, Netzteil,
- Komponenten einzeln tauschen.

❓ Übungsfragen Block 6

Ü6.1 Was ist der POST, und wann findet er statt? Nennen Sie drei geprüfte Komponenten.

Ü6.2 Ein PC zeigt kein Bild und gibt einen langen und zwei kurze Pieptöne aus (AMI-BIOS). Nennen Sie die wahrscheinliche Ursache und zwei Prüfschritte.

🪖 Block 7: Bundeswehr-Kontext

7.1 🏕️ Anforderungen an Hardware in der Bundeswehr IHK gering

> 🎯 **IHK: gering** die Prüfung fragt keinen BW-Kontext ab; die Prinzipien (Robustheit, Lebenszyklus, Sicherheit) helfen aber bei Auswahlbegründungen und im Projekt

Anforderung	Umsetzung
Robustheit	stoß-, vibrations-, staub- und feuchtigkeitsfest
Temperatur	Betrieb im Feld, laut Skript von −32 °C bis +60 °C
Manipulationsschutz	versiegelte Gehäuse, TPM, Secure Boot, BSI-Zertifizierung
Lebenszyklus	lange Ersatzteilversorgung (Skript: 10+ Jahre, Präsentation: 5 bis 10 Jahre)
Lieferkette	zugelassene Hersteller, sichere Herkunft

📖 Begriffe:

- 🧱 **Ruggedized**: verstärkte Geräte gegen Stoß, Staub, Wasser und Temperatur. Oft lüfterlos und mit versiegelten Anschlüssen.
- 🇺🇸 **MIL-STD-810**: US-Militärstandard für Umweltprüfungen. Die Angabe “tested” ist meist eine Selbstauskunft des Herstellers.
- 💧 **IP-Schutzklasse**: Schutz gegen Staub und Wasser. Ergänzt MIL-STD-810.
- 🌬️ **Fanless**: passiv gekühlt, ohne Lüfter. Die CPU hat eine niedrige Verlustleistung (**TDP**, z. B. ca. 15 W).

🔒 Auf BWI-Clients ist Secure Boot Pflicht. Ungeprüfte Live-Linux-Sticks starten deshalb nicht ohne Weiteres.

❓ Übungsfragen Block 7

Ü7.1 Ein Notebook soll im Fahrzeug im Feld eingesetzt werden. Nennen Sie drei Anforderungen und je eine technische Umsetzung.

✅ Lösungen

Block 1

Ü1.1 Steuerwerk (Control Unit in der CPU), Rechenwerk (ALU in der CPU), Speicherwerk (RAM), Eingabewerk (z. B. Tastatur, Maus), Ausgabewerk (z. B. Monitor, Drucker). Alle sind über den Systembus verbunden.

Ü1.2

1. Fetch: Die CPU holt den nächsten Befehl aus dem RAM in das Befehlsregister.
2. Decode: Das Steuerwerk dekodiert den Befehl und ermittelt die Operanden.
3. Execute: Die ALU führt den Befehl aus. Das Ergebnis geht in ein Register oder den Speicher.

Danach zeigt der Befehlszähler auf den nächsten Befehl.

Ü1.3 Programm und Daten teilen sich einen Bus. Befehle und Daten gehen nur nacheinander. Der RAM ist zudem viel langsamer als die CPU. Die CPU wartet. Gegenmaßnahmen (zwei davon): Cache L1/L2/L3, Prefetching, schnellere Speicherbusse (DDR5, Dual-Channel), getrennte L1-Caches für Befehle und Daten.

Block 2

Ü2.1

- Adressbus: unidirektional, von der CPU weg. Er wählt die Speicherstelle oder das Gerät aus.
- Datenbus: bidirektional. Er überträgt die Daten.
- Steuerbus: bidirektional. Er überträgt Steuersignale wie Lesen/Schreiben, Takt, Interrupts und Reset.

Ü2.2 2^20 = 1.048.576 Byte. 1.048.576 / 1.048.576 = **1 MiB**.

Ü2.3 32-Bit-Windows nutzt 32-Bit-Adressen. 2^32 = 4.294.967.296 Byte = 4 GiB. Mehr Speicher kann es nicht adressieren. Ein Teil dieser Adressen ist für Geräte reserviert, z. B. die Grafikkarte. Deshalb bleiben etwa 3,5 GiB. Lösung: ein 64-Bit-Betriebssystem installieren.

Block 3

Ü3.1

- 1. 0x3C = 3 × 16 + 12 = 48 + 12 = **60**.
- 2. 173: 173 − 128 = 45; 45 − 32 = 13; 13 − 8 = 5; 5 − 4 = 1; 1 − 1 = 0. Gesetzt sind 128, 32, 8, 4, 1. Ergebnis: `1010 1101`. Probe: 128 + 32 + 8 + 4 + 1 = 173.
- 3. `1111` = 15 = F. Zwei Nibbles: **0xFF** (dezimal 255).

Ü3.2

1. 500 GB = 500 × 10^9 = 500.000.000.000 Byte.
2. 1 GiB = 2^30 = 1.073.741.824 Byte.
3. 500.000.000.000 / 1.073.741.824 = **465,66 GiB**.

Der Hersteller rechnet dezimal, Windows binär. Windows schreibt dabei “GB”, meint aber GiB. Es fehlt kein Speicher.

Ü3.3 2^12 = **4.096** Werte, von 0 bis 4.095.

Block 4

Ü4.1 ECC-RAM. Er erkennt und korrigiert Bitfehler. Mainboard und CPU müssen ECC unterstützen. Das ist bei Server-Plattformen üblich.

Ü4.2

1. Ein Kanal: 4.800.000.000 Transfers/s × 8 Byte = 38.400.000.000 Byte/s = 38,4 GB/s.
2. Dual-Channel: 38,4 GB/s × 2 = **76,8 GB/s**.

Block 5

Ü5.1 Drei von diesen:

- BIOS arbeitet im 16-Bit-Modus. UEFI arbeitet im 32- oder 64-Bit-Modus.
- BIOS nutzt MBR (max. 2 TiB, 4 primäre Partitionen). UEFI nutzt GPT (128 Partitionen, ca. 8 ZiB).
- UEFI bietet Secure Boot, BIOS nicht.
- UEFI hat eine grafische Oberfläche mit Maus.
- UEFI startet schneller und kann modulare Treiber laden.

Ü5.2 Das ist nicht sinnvoll. MBR nutzt 32-Bit-Sektornummern mit 512-Byte-Sektoren. 2^32 × 512 Byte = 2.199.023.255.552 Byte ≈ 2,2 TB. Von 4 TB wären nur etwa 2,2 TB nutzbar. Empfehlung: GPT im UEFI-Modus. Damit ist die ganze Platte nutzbar. Außerdem ist Secure Boot möglich.

Ü5.3

- UEFI-Modus statt Legacy (CSM deaktiviert).
- Secure Boot aktiviert.
- TPM 2.0 aktiviert (bzw. Intel PTT oder AMD fTPM).

Prüfen unter Windows mit `Confirm-SecureBootUEFI` und `Get-Tpm`.

Block 6

Ü6.1 Der POST ist der Power-On Self-Test. Die Firmware führt ihn direkt nach dem Einschalten aus. Das ist vor dem Start des Betriebssystems. Geprüft werden z. B. CPU, RAM, Grafik, Tastatur, CMOS und Bootgerät.

Ü6.2 Wahrscheinliche Ursache: Grafikkartenfehler. Prüfschritte (zwei davon):

- Sitz der Karte im PCIe-Slot prüfen.
- PCIe-Stromkabel prüfen.
- Anderen Slot oder andere Karte testen.
- Handbuch mit der Beep-Code-Tabelle prüfen.

Block 7

Ü7.1 Drei von diesen:

- Robustheit: Ruggedized-Gerät nach MIL-STD-810, verstärktes Gehäuse.
- Staub- und Wasserschutz: passende IP-Schutzklasse.
- Temperaturbereich: lüfterlos, passive Kühlung, CPU mit niedriger TDP.
- Manipulationsschutz: TPM 2.0 und Secure Boot.
- Lange Lieferbarkeit: Industrie-Mainboards, langer Lebenszyklus.

🔑 Schlagwortliste für die Prüfung

Begriff	Kurzdefinition	Block
Computer	Maschine, die ein gespeichertes Programm automatisch abarbeitet	1
Von-Neumann-Architektur	ein gemeinsamer Speicher und Bus für Programm und Daten	1
Steuerwerk (CU)	holt und dekodiert Befehle, steuert den Ablauf	1
Rechenwerk (ALU)	arithmetische und logische Operationen	1
Speicherwerk	speichert Programm und Daten, heute RAM	1
Ein-/Ausgabewerk	Datenaustausch mit der Außenwelt	1
Register / Status-Flags	Speicherplätze in der CPU / Zero, Carry, Overflow	1
Befehlszähler (PC)	zeigt auf die Adresse des nächsten Befehls	1
Interrupt	Unterbrechungsanforderung an die CPU	1
Fetch – Decode – Execute	Befehlszyklus: holen, dekodieren, ausführen	1
Stored-Program Concept	Programm liegt als Daten im Speicher und ist austauschbar	1
Von-Neumann-Flaschenhals	gemeinsamer Bus und langsamer RAM bremsen die CPU	1
Cache L1/L2/L3	schneller Zwischenspeicher zwischen CPU und RAM	1
Harvard-Architektur	getrennte Speicher und Busse für Programm und Daten	1
Systembus	Adressbus, Datenbus, Steuerbus	2
Adressbus	unidirektional, wählt Adresse aus (Wo?)	2
Datenbus	bidirektional, überträgt Daten (Was?)	2
Steuerbus	Steuersignale wie Lesen/Schreiben, Takt, Interrupt (Wie?)	2
Adressraum 2^n	Anzahl adressierbarer Speicherzellen bei n Adressbits	2
Bit / Byte	kleinste Einheit / 8 Bit	3

Begriff	Kurzdefinition	Block
Binärsystem	Basis 2, Ziffern 0 und 1	3
Hexadezimalsystem	Basis 16, Ziffern 0–9 und A–F	3
Nibble	4 Bit, eine Hex-Ziffer	3
kB, MB, GB, TB	dezimale Einheiten, Faktor 1.000	3
KiB, MiB, GiB, TiB	binäre Einheiten, Faktor 1.024	3
RAM	flüchtiger Arbeitsspeicher, Speicherwerk	4
Dual-Channel	zwei Speicherkanäle parallel, doppelte Bandbreite	4
ECC-RAM	RAM mit Fehlerkorrektur, typisch für Server	4
XMP / EXPO	RAM-Profile für höheren Takt (Intel / AMD)	4
MT/s	Megatransfers pro Sekunde, Datenrate des RAM	4
Firmware	Software fest auf dem Mainboard, startet zuerst	5
BIOS	alte Firmware, 16 Bit, MBR	5
UEFI	moderne Firmware, 32/64 Bit, GPT, Secure Boot	5
CMOS / CR2032	Speicher für Firmware-Einstellungen / Knopfzelle	5
CSM	Legacy-Modus im UEFI	5
MBR	altes Partitionsschema, max. 2 TiB, 4 primäre Partitionen	5
GPT	modernes Partitionsschema, 128 Partitionen, Backup, CRC32	5
ESP	EFI System Partition, FAT32, enthält `.efi`-Bootloader	5
Secure Boot	nur signierte Bootloader und Kernel starten	5
PK, KEK, db, dbx	Schlüssel und Signaturlisten von Secure Boot	5
shim	signierter Vor-Bootloader für Linux	5
TPM 2.0	Sicherheitschip für Schlüssel, misst den Start	5
BitLocker	Festplattenverschlüsselung unter Windows, nutzt TPM	5

Begriff	Kurzdefinition	Block
POST	Power-On Self-Test beim Einschalten	6
Beep-Code / Q-Code / Debug-LED	Fehlersignale des POST	6
Minimalkonfiguration	nur CPU, ein RAM, Grafik, Netzteil zur Fehlersuche	6
Ruggedized	robuste Hardware für raue Umgebungen	7
MIL-STD-810	US-Militärstandard für Umweltprüfungen	7
TDP	thermische Verlustleistung einer CPU	7

🧠 Hardware Kapitel 2 – Der Prozessor (CPU)

📚 Grundlage: Präsentation “HW Kap. 02 Prozessor (CPU)” (29 Folien), Laborhandbuch Kapitel 2, Rechenaufgaben Kapitel 2 und Übungsblatt Kapitel 02. Die Zusammenfassung hat acht Blöcke.

- 🔑 **Fette** Begriffe sind Prüfungs-Schlagwörter. Du solltest sie erklären können.
- 🎯 Jeder Abschnitt hat eine Zeile “IHK-Relevanz”. Das ist eine eigene Einschätzung. Es ist keine amtliche Angabe. Wo ich unsicher bin, steht “wahrscheinlich”.
- 📝 So passt das Kapitel zu den Prüfungsteilen:
  - **AP1** (Teil 1, 20 %, “Einrichten eines IT-gestützten Arbeitsplatzes”): Hardware auswählen und Beschaffung einleiten. Hier liegt der Schwerpunkt. Die Rechenaufgaben sind laut Blatt “IHK AP Teil 1 relevant”.
  - **AP2 Konzeption und Administration** (10 %): Server planen und betreiben. Dazu gehören Server-CPUs, Virtualisierung, Kühlung im Serverraum.
  - **AP2 Projekt** (50 %): Wahrscheinlich nützlich, wenn du im Projekt Hardware beschaffst. Dann musst du die CPU-Wahl begründen.
  - AP2 Netzwerke (10 %) und WiSo (10 %): kaum Bezug. Stromkosten-Rechnungen ähneln aber Wirtschaftlichkeitsaufgaben.
- ❓ Am Ende jedes Blocks stehen Übungsfragen. Die Lösungen stehen gesammelt am Ende.
- ✅ Alle Rechnungen sind nachgerechnet. Die Rechenwege zu den Rechenaufgaben sind **meine** Rechenwege. Es sind nicht die offiziellen Lösungen des Lehrers.

✏️ Schreibweise: `10^9` heißt 10 hoch 9. Das Komma trennt Dezimalstellen. Der Punkt trennt Tausender.

🧩 Block 1: Was ist eine CPU?

1.1 🏭 Aufgabe der CPU IHK mittel

> 🎯 **IHK: mittel** die Definition ist Grundwissen für AP1; Zuordnungsaufgaben (Komponente → Funktion) sind gut prüfbar

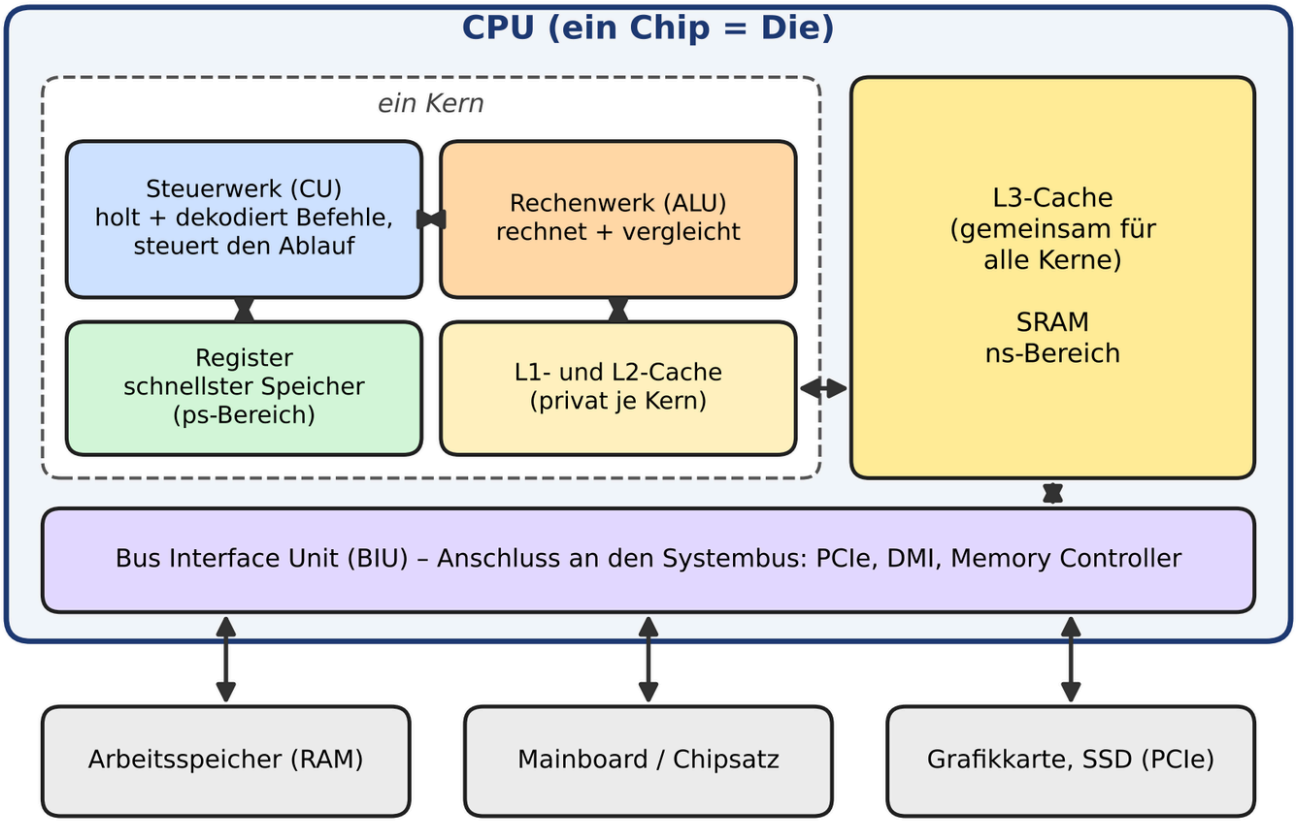
🏢 Stell dir die CPU als Werkstatt-Chef vor. Er liest die Aufträge, verteilt die Arbeit und rechnet selbst mit.

💡 **Definition:** Die **CPU** (Central Processing Unit) ist das Rechenwerk eines Computers. Sie führt Programmbefehle aus. Sie koordiniert alle Komponenten. Sie enthält **ALU**, **Steuerwerk** und **Register** des Von-Neumann-Modells.

🔗 Das Von-Neumann-Modell kennst du aus Kapitel 1. Steuerwerk und Rechenwerk bilden dort zusammen die CPU.

1.2 🔧 Innerer Aufbau IHK hoch

> 🎯 **IHK: hoch** die Zuordnung ALU / CU / Register / Cache / BIU steht so auch im Übungsblatt; wahrscheinlich als Kurzfrage in AP1



Innerer Aufbau einer CPU: Kern mit Steuerwerk, Rechenwerk, Register, L1/L2-Cache, gemeinsamer L3-Cache und Bus Interface Unit

Innerer Aufbau einer CPU: Kern mit Steuerwerk, Rechenwerk, Register, L1/L2-Cache, gemeinsamer L3-Cache und Bus Interface Unit

Komponente	Aufgabe (einfach gesagt)	Heute im Prozessor
ALU (Arithmetic Logic Unit)	Rechenwerk. Rechnet und vergleicht.	Execution Units im Kern
Control Unit (CU)	Steuerwerk. Holt und dekodiert Befehle. Steuert die Ausführung.	Decoder, Scheduler, ROB im Kern
Register	Schnellster Speicher direkt in der CPU. Zugriff im Pikosekunden-Bereich (ps).	allgemeine Register (RAX, RBX ...) und spezielle Register
Cache	Pufferspeicher zwischen CPU und RAM. Stufen L1, L2, L3.	SRAM auf dem Die, Nanosekunden-Bereich (ns)

Komponente	Aufgabe (einfach gesagt)	Heute im Prozessor
Bus Interface Unit (BIU)	Verbindung zum Systembus auf dem Mainboard.	PCIe, DMI, IMC (Memory Controller)

📖 Begriff **Die**: Das ist das eigentliche Silizium-Plättchen im Prozessor. “On-Die” heißt: direkt auf diesem Chip.

📌 **Merksatz:** ALU rechnet. CU steuert. Register und Cache speichern kurz. BIU verbindet nach außen.

❓ Übungsfragen Block 1

Ü1.1 Ordnen Sie zu: 1 ALU, 2 Control Unit, 3 Register, 4 L1-Cache, 5 Bus Interface Unit. Funktionen: a) verbindet CPU mit dem Systembus (PCIe, DMI), b) schnellster Datenpuffer direkt im Kern (ca. 1 ns), c) holt und dekodiert Befehle, steuert die Ausführung, d) führt Additions-, Subtraktions- und Vergleichsoperationen aus, e) allgemeine Pufferspeicher direkt in der CPU (ps-Bereich). *(aus dem Übungsblatt)*

⚡ Block 2: CPU-Kennwerte – Takt, IPC, Kerne, Threads

2.1 ⏱️ Taktfrequenz IHK hoch

> 🎯 **IHK: hoch** Takt ist laut Lernzielfolie “sehr häufig” IHK-relevant; Taktrechnungen sind typische AP1-Rechenaufgaben (wahrscheinlich)

🥁 Stell dir einen Trommler auf einem Ruderboot vor. Bei jedem Schlag rudern alle einmal. Der **Takt** ist dieser Trommelschlag für die CPU.

💡 Die **Taktfrequenz** sagt: So viele Taktzyklen schafft die CPU pro Sekunde.

- 1 Hz = 1 Takt pro Sekunde.
- 1 GHz = 1.000.000.000 Takte pro Sekunde.
- Pro Takt kann die CPU einen oder mehrere Befehle ausführen.

Kennwert	Bedeutung	Typische Werte (2026)
Basistakt (Base Clock)	Dauerleistung. Wird im Normalbetrieb garantiert.	2,0–3,5 GHz (Desktop/Mobile)

Kennwert	Bedeutung	Typische Werte (2026)
Boost-Takt (Turbo)	kurzer Höchsttakt. Nur bei guter Kühlung und Last auf wenigen Kernen.	4,5–6,0 GHz
Effektiver Takt	echter Durchschnittstakt im Betrieb. Hängt von Kühlung und Last ab.	zwischen Base und Boost
IPC (Instructions per Clock)	Befehle pro Takt. Wichtiger als der reine GHz-Wert.	steigt mit jeder Generation

🪖 Fanless-CPUs (ohne Lüfter) haben 1,5–2,5 GHz Basistakt. Sie haben kaum oder keinen Boost.

2.2 🏋️ Leistung = Takt × IPC × Kerne IHK hoch

> 🎯 **IHK: hoch** “Höherer Takt = immer schneller?” ist eine klassische Richtig/Falsch-Frage (steht so im Übungsblatt)

🚚 Vergleich: Ein Lkw fährt oft (Takt). Aber wie viel lädt er pro Fahrt (IPC)? Und wie viele Lkw fahren (Kerne)? Erst alles zusammen zeigt die Leistung.

📌 **Formel:** Leistung ≈ Takt × IPC × Kernanzahl (× Effizienz)

⚠️ Die Formel ist nur für Vergleiche geeignet. Sie liefert keinen echten Messwert.

📌 **Merksatz:** Mehr GHz heißt **nicht** automatisch mehr Leistung. Die IPC zählt mit.

2.3 👥 Kerne und Threads IHK hoch

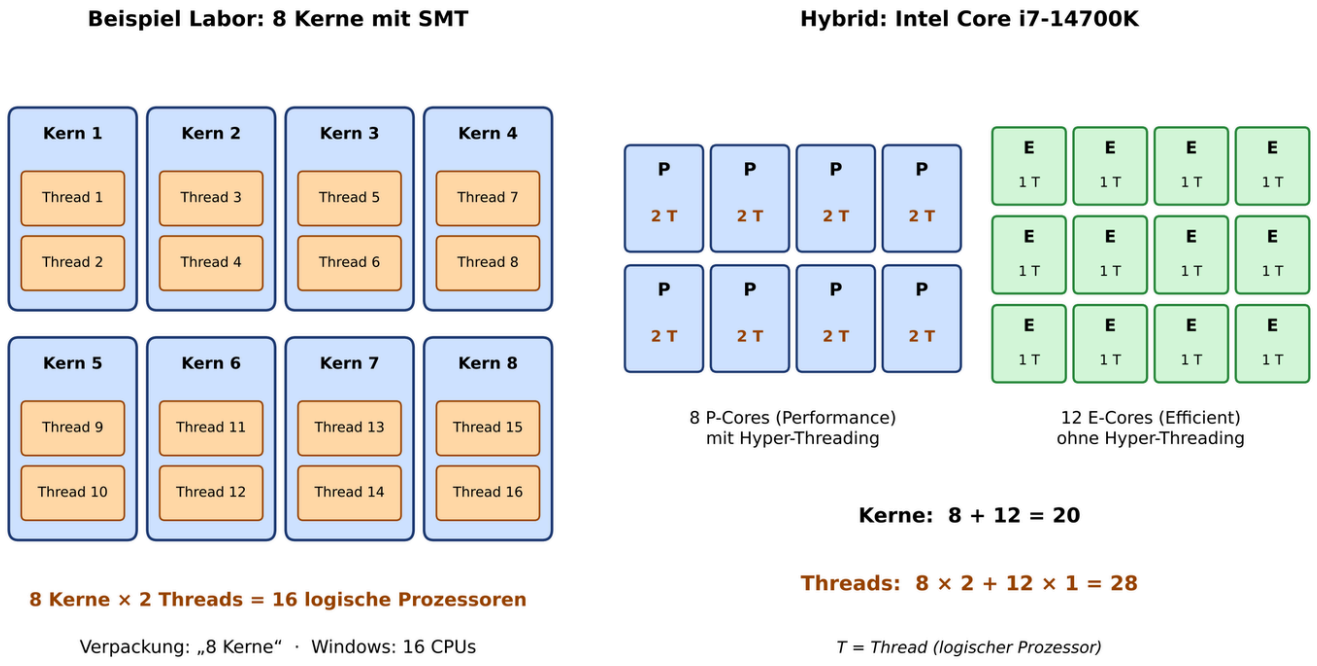
> 🎯 **IHK: hoch** Kerne/Threads sind laut Folie “sehr häufig” relevant; logische Prozessoren berechnen passt zu AP1 und zu Virtualisierung in AP2 Konzeption/Administration (wahrscheinlich)

👨‍🍳 Vergleich Küche: Ein **Kern** ist ein Koch mit eigenem Herd. Vier Köche kochen wirklich gleichzeitig. Ein Koch kann aber zwei Töpfe betreuen. Wartet ein Topf, rührt er im anderen. Das ist die Idee von **Hyper-Threading**.

Begriff	Erklärung	Beispiel
Physischer Kern	eigene Recheneinheit auf dem Die. Ein Kern = ALU + CU + Register + L1/L2-Cache.	Intel Core i7-14700K: 20 Kerne
Logischer Kern / Thread	virtuelle CPU durch SMT/Hyper-Threading. 2 Threads pro physischem Kern.	i7-14700K: 8 P × 2 + 12 E = 28 Threads

Begriff	Erklärung	Beispiel
SMT / Hyper-Threading	Simultaneous Multithreading. 2 Threads teilen sich einen Kern. Sie nutzen dessen Wartezeiten.	Intel: Hyper-Threading (HT), AMD: SMT
P-Cores (Performance)	starke Kerne für anspruchsvolle Aufgaben	Intel Core Ultra: 6 P-Cores
E-Cores (Efficient)	sparsame Kerne für Hintergrundaufgaben	Intel Core Ultra: 8 E-Cores

💡 Mehrere Kerne erlauben echte Parallelarbeit. Das heißt **Multiprocessing**.



Links: 8 Kerne mit SMT ergeben 16 logische Prozessoren. Rechts: Hybrid-CPU i7-14700K mit 8 P-Cores und 12 E-Cores ergibt 20 Kerne und 28 Threads

Links: 8 Kerne mit SMT ergeben 16 logische Prozessoren. Rechts: Hybrid-CPU i7-14700K mit 8 P-Cores und 12 E-Cores ergibt 20 Kerne und 28 Threads

📌 **Formel (Formelsammlung):** Logische Prozessoren = Sockel × Kerne × Threads pro Kern

⚠️ **Prüfungsfalle:** “Kerne × 2 = Threads” gilt nicht immer. Intel **E-Cores** haben kein SMT. Auch **Core Ultra 200S/H/V** haben laut Folie kein SMT.

Beispiel 1: i7-14700K nachrechnen

1. P-Cores mit SMT: 8 × 2 = 16 Threads.
2. E-Cores ohne SMT: 12 × 1 = 12 Threads.
3. Summe: 16 + 12 = **28 Threads**. Kerne: 8 + 12 = **20 Kerne**.

2.4 🖥️ Labor: Kerne und Threads in Windows ansehen IHK mittel

> 🎯 **IHK: mittel** Praxiswissen für “Arbeitsplatz konfigurieren und testen” (AP1); PowerShell-Abfragen passen auch zu Skripten in AP2 Konzeption/Administration (wahrscheinlich)

🤔 Szenario aus dem Labor: Windows zeigt 16 CPUs. Auf der Verpackung steht “8 Kerne”. Wer hat recht? Beide. Windows zählt die **logischen** Prozessoren.

🪟 **Task-Manager:**

1. `Strg + Shift + Esc` drücken.
2. Reiter **Leistung** → **CPU** wählen.
3. Oben rechts steht der Modellname.
4. Unten stehen: Kerne, logische Prozessoren, Basisgeschwindigkeit, aktuelle Geschwindigkeit, L1-, L2- und L3-Cache.

💻 **PowerShell** (ohne Adminrechte):

```
Get-CimInstance Win32_Processor | select Name,NumberOfCores,NumberOfLogicalProcessors
```

- `Get-CimInstance Win32_Processor` fragt die Prozessor-Daten bei Windows ab.
- `select` zeigt nur die gewünschten Spalten.
- `Name` = Modellname, `NumberOfCores` = physische Kerne, `NumberOfLogicalProcessors` = logische Prozessoren.

🔥 **Lastprobe** aus dem Labor:

```
1..8 | ForEach-Object { Start-Job { $e=(Get-Date).AddSeconds(60); while((Get-Date) -lt $e
```

- `1..8` startet 8 Hintergrund-Jobs.
- Jeder Job rechnet 60 Sekunden lang in einer leeren Schleife.
- Im Task-Manager siehst du dabei Auslastung und Takt steigen.

🌡️ Die CPU-Temperatur zeigt der Task-Manager nicht. Tools wie **CPU-Z** und **HWiNFO64** brauchen laut Labor Adminrechte. Sie bleiben deshalb dem Admin vorbehalten.

💼 **Lizenz-Frage** aus dem Labor: Eine Software wird pro **physischem** Kern lizenziert. Eine CPU hat 8C/16T (8 Cores, 16 Threads). Dann brauchst du **8 Lizenzen**. Die Threads zählen hier nicht.

ℹ️ Wann hilft Hyper-Threading? Die Folie sagt: Zwei Threads nutzen die **Wartezeiten** eines Kerns. Daraus folgt: Es hilft bei vielen parallelen Aufgaben mit Wartezeiten. Ist ein Kern schon voll ausgelastet, bringt es wenig. *(abgeleitet aus der Folie, keine wörtliche Quellenaussage)*

❓ Übungsfragen Block 2

Ü2.1 Richtig oder falsch? “Ein höherer Takt bedeutet immer eine höhere Gesamtleistung der CPU.” Begründen Sie.

Ü2.2 Erklären Sie den Unterschied zwischen physischem Kern und Thread. Warum zeigt Windows bei einer 8-Kern-CPU 16 CPUs an?

🌡️ Block 3: TDP, Kühlung, Netzteil und Sockel

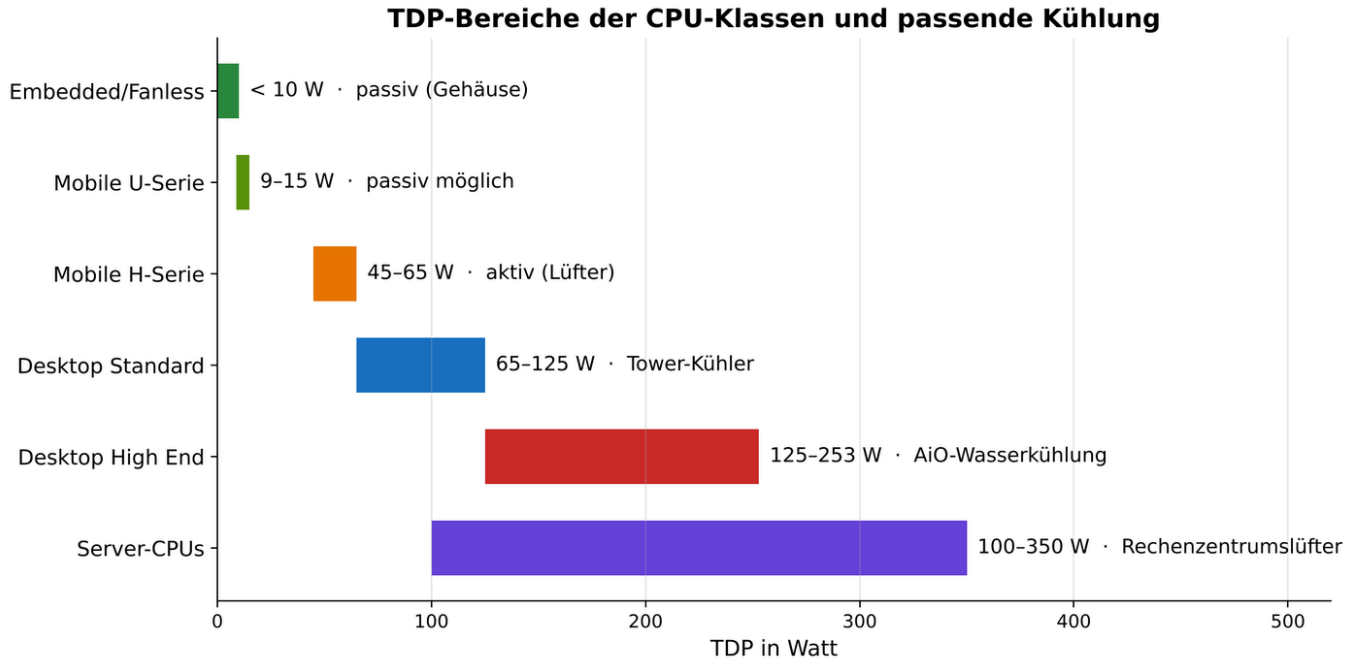
3.1 🔥 TDP – Thermal Design Power IHK hoch

> 🎯 **IHK: hoch** TDP ist laut Folie “★★★”; Kühlung und Netzteil auslegen ist typische AP1-Auswahl- und Rechenaufgabe; Serverraum-Kühlung passt zu AP2 Konzeption/Administration (wahrscheinlich)

🔥 Jede CPU wird warm wie eine Herdplatte. Die Wärme muss weg. Sonst drosselt die CPU oder fällt aus.

💡 **TDP** (Thermal Design Power) ist die Wärmeleistung, für die das Kühlsystem ausgelegt sein muss. Sie gibt an, wie viel Wärme die CPU bei **typischer** Last abgibt. Einheit: **Watt (W)**.

⚠️ Die TDP ist **nicht** die echte Spitzenleistung. Die Spitze heißt bei Intel **MTP** (Maximum Turbo Power). Bei AMD heißt sie **PPT** (Package Power Tracking).



TDP-Bereiche der CPU-Klassen von Embedded bis Server mit passender Kühlung

TDP-Bereiche der CPU-Klassen von Embedded bis Server mit passender Kühlung

CPU-Klasse	TDP	Kühlung	Einsatz
Mobile **U-Serie** (Ultra Low Power)	9–15 W	passiv möglich (Fanless)	Laptops, Industrie-PCs, BW-Feldrechner
Mobile **H-Serie** (High Performance)	45–65 W	aktiv (Hochleistungslüfter)	Gaming- und Workstation-Laptops
Desktop (Standard)	65–125 W	Tower-Kühler, 120-mm-Lüfter	Büro-PCs, Entwickler-Workstations
Desktop (High End)	125–253 W	AiO-Wasserkühlung oder Custom	High-End-Gaming, 3D-Rendering
Server-CPUs	100–350 W	Rechenzentrumslüfter	Rechenzentren, Cloud-Server
Embedded / **Fanless**	< 10 W	passiv, Gehäuse als Kühlkörper	BW-Feldrechner, Industrie, IoT

🔽 **cTDP-down**: Die TDP einer CPU lässt sich nach unten begrenzen. Dann wird sie sparsamer und kühler. AMD zeigt diesen Wert im Datenblatt.

3.2 🧮 Kühlung und Netzteil berechnen IHK hoch

> 🎯 **IHK: hoch** Prozent- und Puffer-Rechnungen mit Rechenweg und Einheiten sind typisch für AP1 (Lernportale nennen Prozentrechnung als AP1-Thema)

📌 **Formeln:**

- Kühlleistung = TDP × 1,2 bis 1,3 (20–30 % Sicherheitspuffer).
- Netzteil = Summe aller Komponenten × 1,3 → **nächste Handelsgröße** wählen.
- Laufzeit [h] = Kapazität [Wh] ÷ Leistung [W].

🎒 Puffer im Alltag: Du packst für 3 Tage Essen ein, aber für 4 Tage. Falls etwas schiefgeht.

Beispiele aus der Präsentation (nachgerechnet):

Aufgabe	Rechenweg	Ergebnis
Kühlung für Core i9-14900K (TDP 125 W)	125 W × 1,2 = 150 W	mind. **150 W** Kühlleistung
Netzteil: CPU 125 W, GPU 300 W, Mainboard 50 W, RAM 20 W, SSD 10 W	125 + 300 + 50 + 20 + 10 = 505 W; 505 W × 1,3 = 656,5 W	Folie: **700 W** (nächste Stufe)

Aufgabe	Rechenweg	Ergebnis
Feldrechner i5-1235U (15 W), System ca. 30 W, USV 100 Wh	100 Wh ÷ 30 W = 3,33 h	ca. **3,3 h** Laufzeit
Serverraum: 8 × Xeon à 250 W	8 × 250 W = 2.000 W; × 1,5 Overhead = 3.000 W	mind. **3 kW** Kühlleistung

ℹ️ Hinweis zu den Quellen: Die Formelsammlung nennt die Handelsgrößen 300/400/500/650/750 W. Nach dieser Liste wäre bei 656,5 W das **750-W-Netzteil** die nächste Stufe. Die Folie nennt 700 W. Frag im Zweifel nach, welche Liste in der Prüfung gilt.

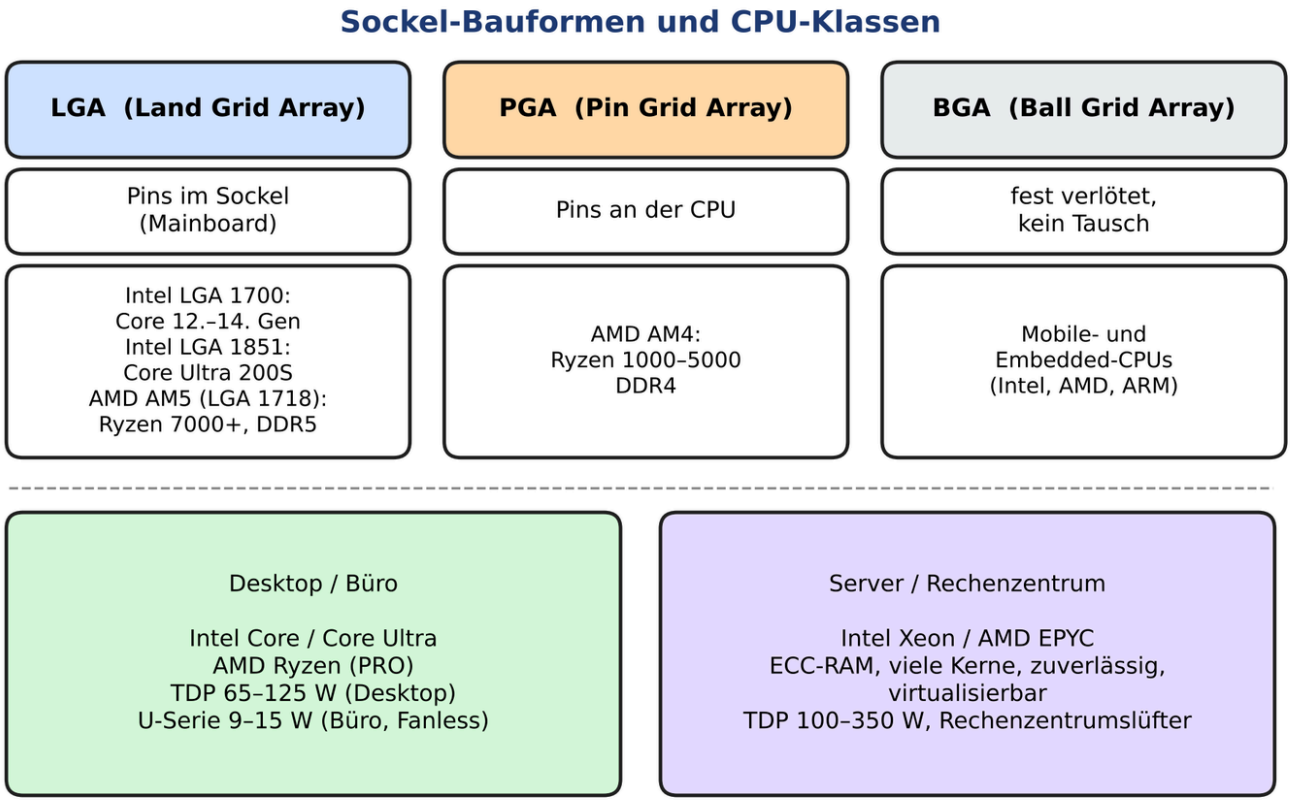
🪖 BW-Praxis (Folie): Fordert die Truppe 4 h Autonomie, braucht die USV mind. 4 h × 30 W = **120 Wh**.

3.3 🔌 CPU-Sockel IHK hoch

> 🎯 **IHK: hoch** “CPU und Mainboard müssen zusammenpassen” ist Kern der Hardware-Auswahl in AP1; LGA/PGA/BGA ist eine typische Abgrenzungsfrage

🔌 Ein Sockel ist wie eine Steckdose. Der Stecker muss zur Dose passen. Ein Euro-Stecker passt nicht in eine britische Dose.

💡 Der **Sockel** ist die Schnittstelle zwischen CPU und Mainboard. CPU und Mainboard müssen den **gleichen Sockel** haben.



Sockel-Bauformen LGA, PGA und BGA mit Beispielen sowie Desktop- und Server-CPU-Klassen

Sockel-Bauformen LGA, PGA und BGA mit Beispielen sowie Desktop- und Server-CPU-Klassen

Bauform	Wo sind die Pins?	Beispiele
LGA (Land Grid Array)	im Sockel auf dem Mainboard	Intel LGA 1700 (Core 12.–14. Gen), Intel LGA 1851 (Core Ultra 200S, ab 10/2024), AMD **AM5** (LGA 1718, Ryzen 7000+)
PGA (Pin Grid Array)	an der CPU	AMD **AM4** (Ryzen 1000–5000)
BGA (Ball Grid Array)	fest verlötet, kein Tausch möglich	Mobile- und Embedded-CPUs (Intel, AMD, ARM)

⚠️ AMD hatte bis AM4 die Pins an der CPU (PGA). Ab **AM5** nutzt AMD auch LGA.

🧩 RAM-Bezug: **AM5** nutzt nur **DDR5**. **AM4** nutzt DDR4. LGA 1700 kann DDR4 oder DDR5. LGA 1851 kann nur DDR5.

❓ Übungsfragen Block 3

Ü3.1 Was gibt die TDP an? Warum ist sie nicht die maximale Leistungsaufnahme?

Ü3.2 Erklären Sie LGA, PGA und BGA. Nennen Sie je ein Beispiel.

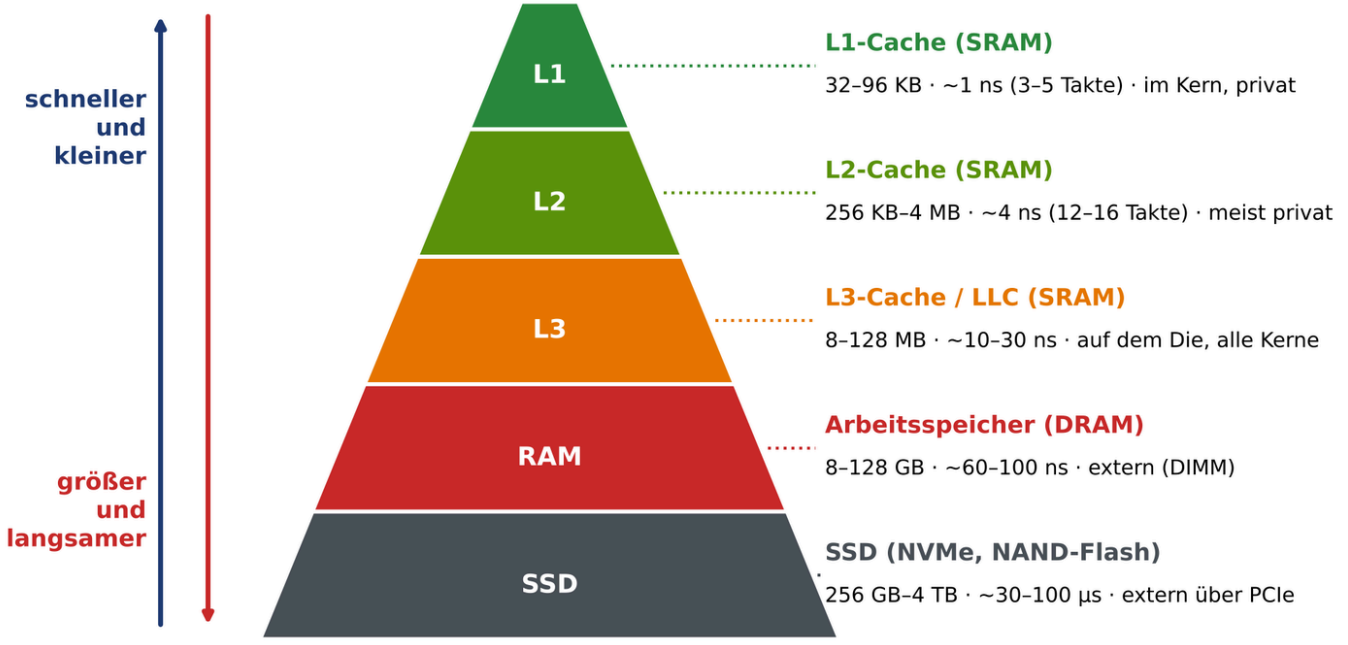
🗄️ Block 4: Cache-Hierarchie

4.1 🏗️ L1, L2, L3 IHK hoch

> 🎯 **IHK: hoch** Cache-Ebenen mit Größe, Zugriffszeit und “privat oder gemeinsam” sind laut Folie “★★★”; das Übungsblatt fragt sie mehrfach ab

🧰 Vergleich Werkstatt: Den Schraubenzieher hast du in der Hand (L1). Die Werkzeugkiste steht neben dir (L2). Das Regal steht im Raum (L3). Das Lager ist im Keller (RAM). Je weiter weg, desto länger dauert es.

💡 **Cache** ist ein schneller **SRAM**-Speicher direkt auf dem CPU-Die. Er puffert oft genutzte Daten und Befehle. Er ist viel schneller als der RAM. Ziel: Den **Von-Neumann-Flaschenhals** verkleinern (siehe Kapitel 1).



Nach unten größer und langsamer – der Cache puffert den Von-Neumann-Flaschenhals

Speicherhierarchie von L1-Cache bis SSD mit Größen und Zugriffszeiten

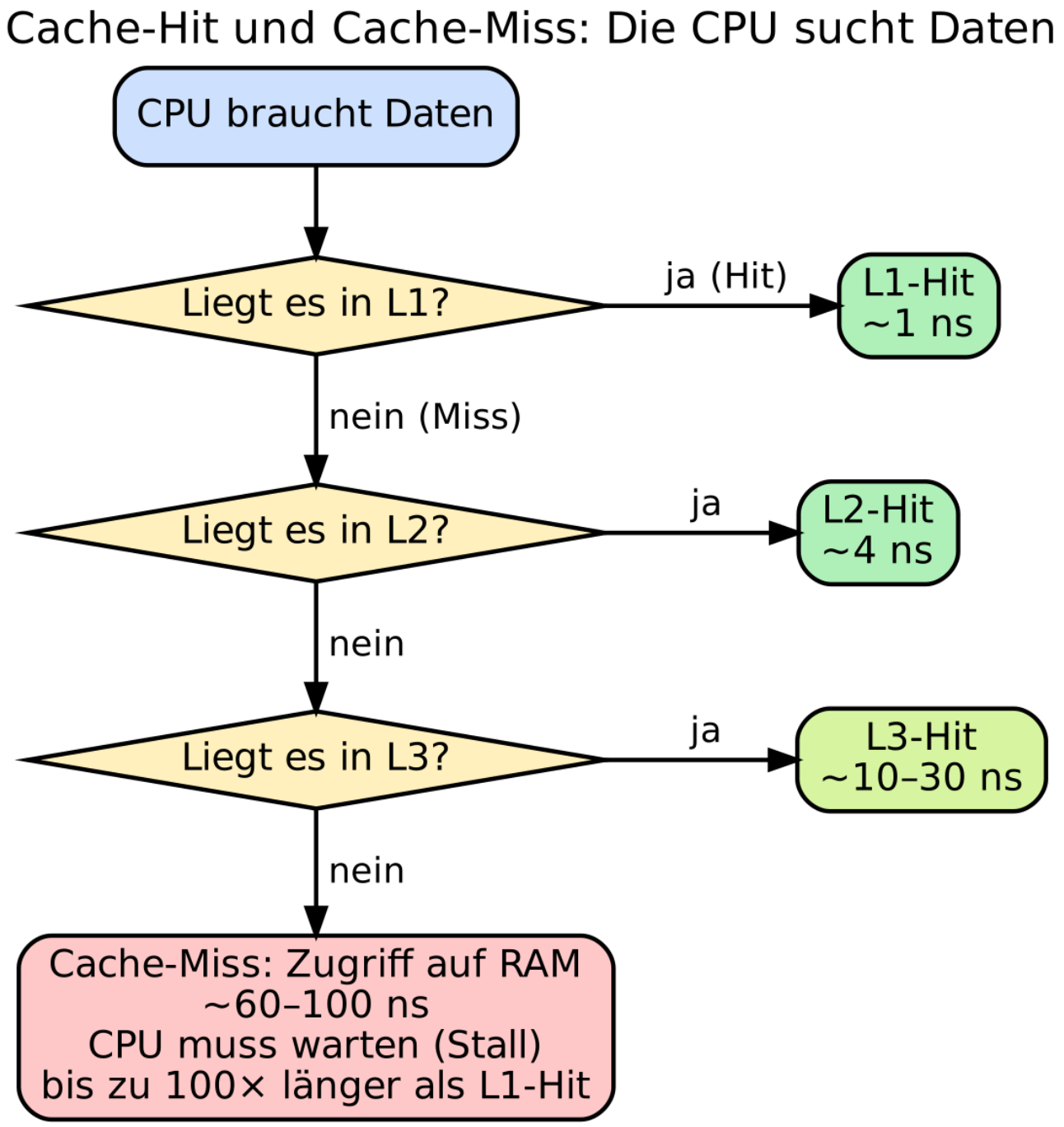
Speicherhierarchie von L1-Cache bis SSD mit Größen und Zugriffszeiten

Stufe	Größe	Zugriffszeit	Lage
L1-Cache	32–96 KB	~1 ns (3–5 Takte)	im Kern, privat
L2-Cache	256 KB–4 MB	~4 ns (12–16 Takte)	meist privat je Kern
L3-Cache (LLC, Last Level Cache)	8–128 MB	~10–30 ns	auf dem Die, **gemeinsam** für alle Kerne
RAM (DRAM)	8–128 GB	~60–100 ns	extern (DIMM)
SSD (NVMe)	256 GB–4 TB	~30–100 µs	extern über PCIe

📌 **Merksatz:** L1 ist am schnellsten und am kleinsten. Nach unten wird alles größer und langsamer. L3 teilen sich alle Kerne.

4.2 🎯 Cache-Hit und Cache-Miss IHK mittel bis hoch

> 🎯 **IHK: mittel bis hoch** Hit/Miss erklären ist laut Folie “★★”; Lückentext und Richtig/Falsch im Übungsblatt



Ablauf der Cache-Suche von L1 über L2 und L3 bis zum RAM mit Zugriffszeiten

Ablauf der Cache-Suche von L1 über L2 und L3 bis zum RAM mit Zugriffszeiten

- ✅ **Cache-Hit**: Die Daten sind im Cache. Bei L1 dauert das ~1 ns. Bei L2 ~4 ns, bei L3 ~10–30 ns.
- ❌ **Cache-Miss**: Die Daten sind **nicht** im Cache. Die CPU sucht in der nächsten Stufe. Am Ende muss sie in den RAM (~60–100 ns).
- ⏳ Beim RAM-Zugriff wartet die CPU. Das heißt **Stall**. Das kann bis zu 100-mal länger dauern als ein L1-Hit.
- 📊 Die **Hit-Rate** liegt typisch bei 85–99 %. Sie hängt von der Arbeitslast ab.

⚠️ **Prüfungsfalle:** Ein Cache-**Miss** heißt: Die Daten sind **nicht** vorhanden. Nicht verwechseln!

📐 Weitere Formeln aus der Formelsammlung (ohne Aufgabe auf dem Blatt):

- Mittlere Zugriffszeit = Summe (Trefferquote × Zugriffszeit der Stufe). Das ist ein vereinfachtes Modell.
- Anzahl Cache-Zeilen = Cache-Größe [Byte] ÷ Zeilengröße [Byte]. Eine Cache-Line hat meist 64 Byte.

❓ Übungsfragen Block 4

Ü4.1 Welche Cache-Ebene hat die kürzeste Zugriffszeit, aber den geringsten Speicher? A) L3, B) L2, C) L1, D) RAM.

Ü4.2 Ergänzen Sie: Werden Daten nicht im Cache gefunden, spricht man von einem Cache-____. Die Zugriffszeit steigt von L1 zu L2 zu L3 zu RAM immer ____. Der L3-Cache liegt auf dem gleichen ____ wie die CPU-Kerne.

🏛️ Block 5: CPU-Architekturen und Moore’s Law

5.1 ⚖️ RISC vs. CISC IHK mittel

> 🎯 **IHK: mittel** laut Lernzielfolie “○ möglich”; eine Abgrenzungstabelle reicht

👨‍🍳 Vergleich: CISC ist ein Küchengerät mit 50 Spezialknöpfen. Ein Knopf macht viel. RISC ist ein gutes Messer. Es kann wenig, das aber schnell und sparsam.

Merkmal	CISC (Complex Instruction Set Computer)	RISC (Reduced Instruction Set Computer)
Befehle	viele komplexe Befehle (1 Befehl → viele Operationen)	wenige einfache Befehle (1 Befehl → 1 Operation)
Speicherzugriff	Befehle greifen direkt auf den Speicher zu	nur per Load/Store
Energieeffizienz	eher niedrig	sehr hoch
Beispiele	Intel x86/x64, AMD x86-64	ARM, RISC-V, MIPS, SPARC
Einsatz	Desktop, Server, Workstation, BW-Laptops	Mobilgeräte, Embedded/IoT, Apple M-Serie

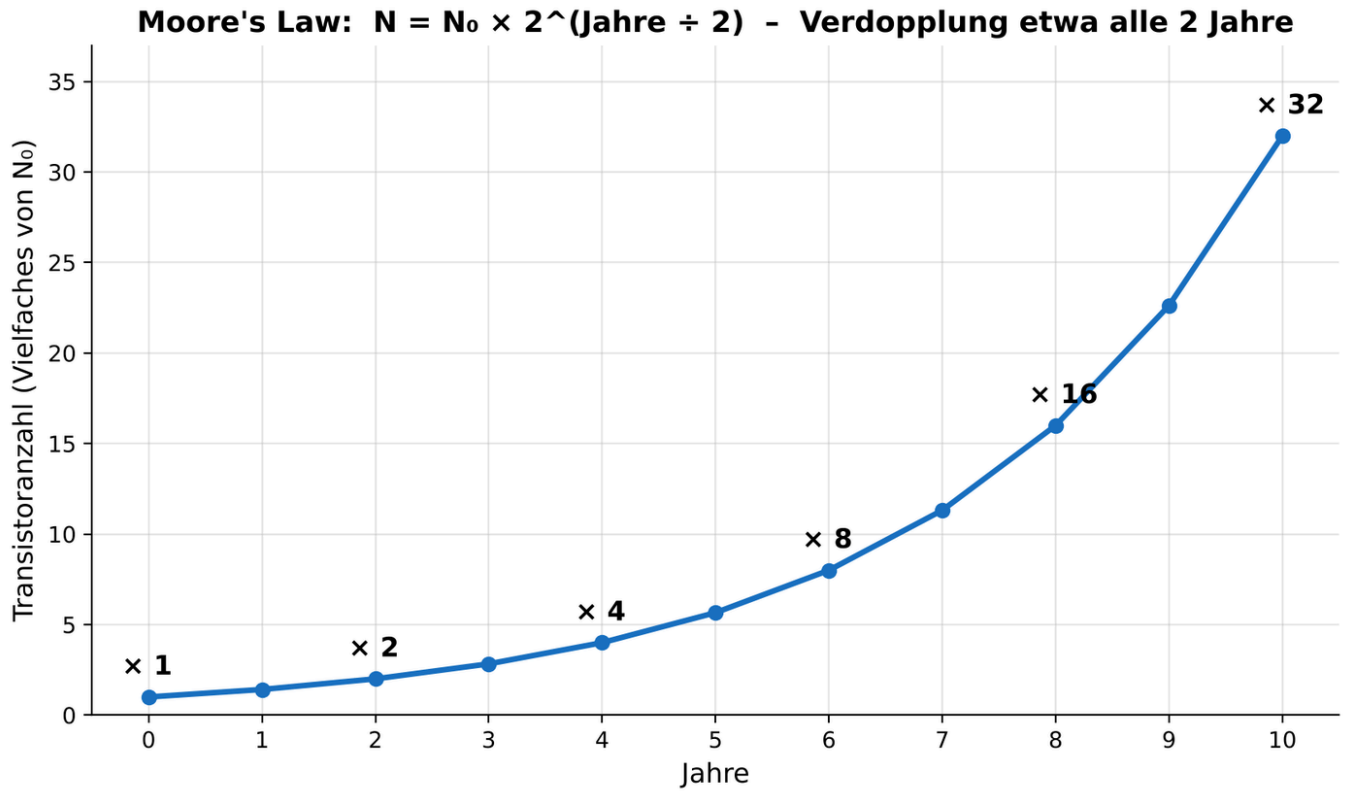
📌 **Merksatz:** x86 = CISC = PC und Server. ARM = RISC = Handy und sparsame Geräte.

5.2 📈 Moore’s Law IHK gering bis mittel

> 🎯 **IHK: gering bis mittel** im Übungsblatt als Multiple Choice; eine Rechenaufgabe dazu ist eher unwahrscheinlich

💡 **Moore’s Law**: Die **Transistoranzahl** auf einem Chip verdoppelt sich etwa **alle 2 Jahre**.

📌 **Formel:** N = N₀ × 2^(Jahre ÷ 2). N₀ ist die Startzahl.



Moore’s Law: Verdopplung der Transistoranzahl alle zwei Jahre

Moore’s Law: Verdopplung der Transistoranzahl alle zwei Jahre

Beispiel 2 (Übungsbeispiel zur Formel): Wie viel mal mehr Transistoren nach 10 Jahren?

1. Jahre ÷ 2 = 10 ÷ 2 = 5.
2. 2^5 = 32.
3. Ergebnis: N = N₀ × **32**.

⚠️ Falsche Antworten im Übungsblatt: Busbreite, Cache-Größe oder TDP. Es geht nur um die **Transistoren**.

❓ Übungsfragen Block 5

Ü5.1 Nennen Sie drei Unterschiede zwischen RISC und CISC. Ordnen Sie ARM und x86 zu.

🔴🔵 Block 6: Intel vs. AMD, Desktop vs. Server

6.1 🆚 Intel und AMD im Vergleich IHK mittel bis hoch

> 🎯 **IHK: mittel bis hoch** laut Folie “häufig”; wichtig für Angebotsvergleiche und Hardware-Auswahl in AP1

Merkmal	Intel (Core 14. Gen / Core Ultra)	AMD (Ryzen 7000 / 8000 / 9000)
Desktop-Sockel	LGA 1700 (12.–14. Gen) / LGA 1851 (Core Ultra)	AM5, einheitlich für Ryzen 7000+
RAM	LGA 1700: DDR4 oder DDR5; LGA 1851: nur DDR5	AM5: nur DDR5; DDR4 nur bei AM4
Integrierte Grafik (iGPU)	ja (außer **F-Serie**), Intel UHD/Iris	ja, Basis-iGPU (außer F-Modelle); 8000G: bis Radeon 780M
Hybrid-Architektur	ja: P-Cores + E-Cores	Desktop: nein, alle Kerne gleich; dafür **3D V-Cache**
ECC-RAM	Xeon sowie Core/Core Ultra mit W680/W880-Chipsatz	EPYC, Ryzen PRO, alle Threadripper
Virtualisierung	Intel **VT-x** (alle Desktop-CPUs)	**AMD-V** / AMD SVM (alle Desktop-CPUs)

📌 **Merksatz:** Intel = P- und E-Kerne (hybrid). AMD = 3D V-Cache. Beide nutzen heute LGA.

6.2 🏢 Server-CPU vs. Desktop-CPU IHK hoch

> 🎯 **IHK: hoch** “Welche CPU für einen Server?” ist im Übungsblatt; passt zu AP1 (Auswahl) und AP2 Konzeption/Administration (Server betreiben, wahrscheinlich)

🚗 Vergleich: Ein Desktop-PC ist ein Pkw. Ein Server ist ein Lkw im Dauereinsatz. Er muss Tag und Nacht zuverlässig laufen.

	Desktop / Büro	Server
Produktlinien	Intel Core / Core Ultra, AMD Ryzen (PRO)	**Intel Xeon**, **AMD EPYC**
Anforderung	niedrige TDP, iGPU reicht, zuverlässig	**ECC-RAM**, viele Kerne, zuverlässig, virtualisierbar

	Desktop / Büro	Server
TDP	65–125 W (Desktop), 9–15 W (U-Serie)	100–350 W
Kühlung	Tower-Kühler oder passiv	Rechenzentrumslüfter

💡 **ECC-RAM** (Error-Correcting Code) erkennt und korrigiert Bitfehler. Das kennst du aus Kapitel 1.

6.3 🛡️ Virtualisierung und Sicherheitsfunktionen IHK mittel

> 🎯 **IHK: mittel** VT-x/AMD-V im UEFI aktivieren gehört zu Arbeitsplatz-Konfiguration (AP1) und zum Betrieb von Hypervisoren (AP2 Konzeption/Administration, wahrscheinlich); die Sicherheitsfunktionen sind eher Zusatzwissen

🏠 Vergleich: Ein Hypervisor teilt ein Haus in Wohnungen auf. Jede **VM** (virtuelle Maschine) ist eine Wohnung. Die CPU hilft dabei mit eigenen Funktionen.

Funktion	Intel	AMD	Bedeutung
CPU-Virtualisierung	VT-x	AMD-V / SVM	Grundlage für Hypervisoren (Hyper-V, VMware, VirtualBox)
IOMMU / DMA-Schutz	VT-d	AMD-Vi	Hardware direkt an eine VM geben (GPU Passthrough)
EPT / Nested Paging	EPT	RVI/NPT	schnellere Speicherverwaltung für VMs

Sicherheitsfunktion	Intel	AMD	Zweck
Sichere Enklave	SGX	SEV	verschlüsselter Speicher für sichere Prozesse
Spekulationsschutz	Retpoline, IBRS	IBPB, STIBP	Schutz vor Spectre/Meltdown
Speicherverschlüsselung	TME	SME/SEV	gesamter RAM verschlüsselt
Trusted Execution	TXT	DRTM (SKINIT)	Vertrauensanker für Secure Boot
Boot Guard	Boot Guard	Platform Secure Boot	verhindert Firmware-Manipulation

🔗 TPM 2.0 + Boot Guard + Secure Boot bilden eine **Sicherheitskette** von der Firmware bis zum Betriebssystem.

🪖 In großen Behördennetzen ist VT-x / AMD-V im UEFI typisch per Vorgabe aktiv. Das erlaubt z. B. Windows Sandbox mit Hyper-V.

❓ Übungsfragen Block 6

Ü6.1 Ein Server-Admin braucht eine CPU mit ECC-Unterstützung und maximaler Zuverlässigkeit. Welche Produktlinie? A) Intel Core i9, B) AMD Ryzen 9, C) Intel Xeon / AMD EPYC, D) Apple M4 Pro.

Ü6.2 Ein Hypervisor startet keine VMs. Welche CPU-Funktion prüfen Sie im UEFI? Nennen Sie die Namen bei Intel und AMD.

🛒 Block 7: CPU-Auswahl, Datenblatt und CPU-Z

7.1 🎯 Auswahlkriterien IHK sehr hoch

> 🎯 **IHK: sehr hoch** “Hard- und Software auswählen” steht ausdrücklich im AP1-Prüfungsbereich; begründete Empfehlungen sind auch im AP2-Projekt wahrscheinlich nützlich

📌 **Auswahlreihenfolge (Folie):**

1. Anwendungsfall
2. Anforderungen
3. TDP-Grenze
4. Kerne / Takt
5. RAM-Kompatibilität
6. Budget

⚠️ Die Folie sagt: “Niemals umgekehrt!” Erst der Zweck, dann der Preis.

Anwendungsfall	Kritische Anforderung	CPU-Klasse	Beispiel
Büro / Office	niedrige TDP, iGPU reicht, zuverlässig	Core i5 U-Serie / Ryzen 5 PRO	i5-1335U, Ryzen 5 PRO 7540U
BW-Feldrechner (Fanless)	TDP < 15 W, lüfterlos, MIL-tauglich	Core i5/i7 U, Ryzen U, Embedded R-Serie	Core i7-1355U (15 W), Ryzen 5 7545U

Anwendungsfall	Kritische Anforderung	CPU-Klasse	Beispiel
CAD / GIS (Stab)	hohe **Single-Thread-Leistung**, ECC optional	Xeon W / Ryzen 9 PRO	Xeon W3-2425, Ryzen 9 PRO 7945
Server (Feldlager-AD)	ECC-RAM, viele Kerne, zuverlässig, virtualisierbar	Xeon / EPYC (Entry)	Xeon E-2400, EPYC 4004/4005
Embedded / Sensor (Fahrzeug)	sehr niedrige TDP, kein Lüfter, langer Lebenszyklus	Intel Atom J/N, AMD R-Serie Embedded	Atom J6413, Ryzen R1000 Embedded

ℹ️ **Single-Thread-Leistung** heißt: Wie schnell ist **ein** Kern allein? Viele CAD-Programme nutzen vor allem einen Kern.

🪖 **Labor-Mini-Projekt (Praxis 3)**: Drei Profile sollen eine CPU-Empfehlung bekommen. Die Tabelle oben liefert die Grundlage:

- Sachbearbeiter (Office, Browser, Mail, Videokonferenz, 8 h/Tag) → Büro-Klasse.
- GIS/CAD-Workstation (hohe Single-Thread-Last) → Xeon W / Ryzen 9 PRO.
- Feldrechner im Fahrzeug (niedrige TDP, −30 bis +70 °C) → U-Serie oder Embedded, lüfterlos.

7.2 📄 Datenblatt lesen IHK hoch

> 🎯 **IHK: hoch** laut Lernzielfolie “AP-relevant”; in Prüfungen kommen oft Datenblatt-Auszüge zum Vergleich (wahrscheinlich)

🔎 Hersteller-Datenblätter:

- **Intel ARK** (ark.intel.com): Takt, Boost, Kerne, Threads, L3, TDP, Sockel, PCIe-Version, RAM-Typ und -Maximum, VT-x/VT-d, Fertigungsknoten, Launch-Jahr, EOL-Datum. Vergleich von 2 CPUs möglich.
- **AMD-Produktseite**: Basis- und Boost-Takt, Kerne, Threads, L1/L2/L3, TDP, **cTDP-down**, Sockel, DDR-Generation, max. RAM, PCIe-Version, Sicherheitsfunktionen (PSP).

📖 **EOL** (End of Life): ab dann liefert der Hersteller nicht mehr. Wichtig für lange Nutzungszeiten.

7.3 🛠️ CPU-Z IHK mittel

> 🎯 **IHK: mittel** Praxiswerkzeug zum Testen und Dokumentieren (AP1 “Leistung kontrollieren und protokollieren”)

CPU-Z-Reiter	Was zeigt er?	Relevanz (Folie)
CPU	Name, Architektur, Fertigungsknoten, Kerne, Threads, Takt, Sockel	★★★
Caches	L1/L2/L3-Größe, Assoziativität, Zeilengröße	★★
Mainboard	Hersteller, Modell, Chipsatz, BIOS-Version und -Datum	★★
Memory	RAM-Typ (DDR4/5), Größe, Kanäle, aktueller Takt	★★★
SPD	Daten je RAM-Modul: Hersteller, Seriennummer, XMP-Profile	★★

📋 CPU-Z eignet sich zur **Inventarisierung**. Export als .txt oder Screenshot für die Dokumentation.

❓ Übungsfragen Block 7

Ü7.1 Nennen Sie die Auswahlreihenfolge für eine CPU in sechs Schritten.

Ü7.2 Empfehlen Sie eine CPU-Klasse für eine GIS/CAD-Workstation. Welcher Kennwert wiegt am schwersten?

🧱 Block 8: Rechenaufgaben Schritt für Schritt

IHK hoch

> 🎯 **IHK: hoch** die Rechenaufgaben sind laut Blatt “IHK AP Teil 1 relevant”; Rechenweg und Einheiten bringen Teilpunkte

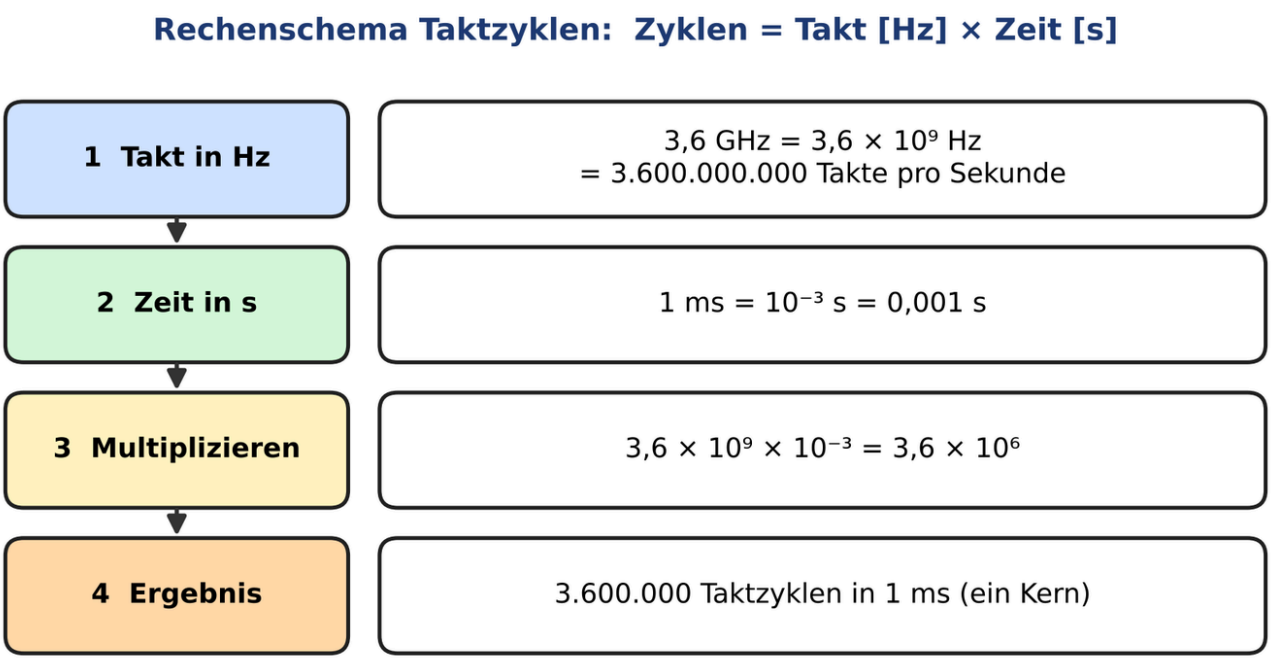
⚠️ Das sind **meine** Rechenwege. Vergleiche sie mit der Besprechung im Unterricht.

📝 Regeln vom Aufgabenblatt:

- Den Rechenweg immer aufschreiben. Nur das Ergebnis gibt keine volle Punktzahl.
- Einheiten immer mitführen (GHz, W, Wh, kWh, €, %).
- Zwischenergebnisse nicht runden. Erst das Endergebnis auf zwei Nachkommastellen runden.

8.1 🔢 Block A: Kerne, Threads und Taktzyklen

📌 **Formeln:** Logische Prozessoren = Sockel × Kerne × Threads pro Kern. Zyklen = Takt [Hz] × Zeit [s]. Merke: 1 GHz = 10^9 Hz und 1 ms = 10^-3 s.



Beispiel: Rechenaufgabe A3 (3,6 GHz, 1 ms). Merke: Giga = 10⁹, Milli = 10⁻³.

Rechenschema Taktzyklen am Beispiel 3,6 GHz und 1 ms

Rechenschema Taktzyklen am Beispiel 3,6 GHz und 1 ms

A1 – 12 physische Kerne, SMT aktiv. Logische Prozessoren?

1. Formel: Sockel × Kerne × Threads pro Kern.
2. 1 × 12 × 2 = **24 logische Prozessoren**.

A2 – 2 Sockel mit je 32 Kernen, SMT aktiv.

1. 2 × 32 × 2 = **128 logische Prozessoren**.

A3 – 3,6 GHz. Taktzyklen eines Kerns in 1 ms?

1. 3,6 GHz = 3,6 × 10^9 Hz.
2. 1 ms = 10^-3 s.
3. 3,6 × 10^9 × 10^-3 = 3,6 × 10^6 = **3.600.000 Taktzyklen**.

A4 – 10 Kerne mit SMT, Boost 4,5 GHz. Taktzyklen aller Threads zusammen in 1 ms?

1. Threads: 10 × 2 = 20.
2. Je Thread: 4,5 × 10^9 Hz × 10^-3 s = 4.500.000 Zyklen.
3. Alle Threads: 20 × 4.500.000 = **90.000.000 Taktzyklen**.

ℹ️ Unsicherheit: So rechnet man, wenn jeder Thread als eigene CPU zählt. Technisch teilen sich aber zwei Threads **einen** Kern und seinen Takt. Rechnet man nur mit den Kernen, ergibt sich 10 × 4.500.000 = 45.000.000. Welche Lösung der Lehrer erwartet, bitte im Unterricht klären.

A5 – Ein Befehl braucht 4 Taktzyklen. Takt 2,5 GHz. Befehle pro Sekunde (ein Kern)?

1. Takte pro Sekunde: 2,5 × 10^9 = 2.500.000.000.

2. Befehle: 2.500.000.000 ÷ 4 = **625.000.000 Befehle pro Sekunde** (625 Mio.).

A6 – CPU A: 4,0 GHz, IPC 5. CPU B: 5,0 GHz, IPC 3. Welche ist schneller und um wie viel Prozent?

1. Leistung ≈ Takt × IPC (gleiche Kernzahl angenommen).
2. A: 4,0 × 5 = 20 (Milliarden Befehle pro Sekunde).
3. B: 5,0 × 3 = 15 (Milliarden Befehle pro Sekunde).
4. Unterschied: 20 − 15 = 5.
5. Bezogen auf B: 5 ÷ 15 = 0,3333 → **CPU A ist um 33,33 % schneller**.

💡 Das zeigt: Die CPU mit **weniger** GHz ist schneller. Die IPC macht den Unterschied.

ℹ️ Bezieht man den Unterschied auf A, ist B um 5 ÷ 20 = 25 % langsamer. Achte auf die Bezugsgröße!

8.2 🔋 Block B: TDP, Kühlung, Netzteil, Strom

B1 – Core i9, TDP 125 W, 20 % Puffer.

1. 125 W × 1,2 = **150 W Kühlleistung**.

B2 – CPU 95 W, GPU 180 W, Mainboard 40 W, RAM 25 W, 2 × SSD à 7,5 W. 30 % Puffer.

1. SSDs: 2 × 7,5 W = 15 W.
2. Summe: 95 + 180 + 40 + 25 + 15 = 355 W.
3. Mit Puffer: 355 W × 1,3 = 461,5 W.
4. Nächste Handelsgröße (300/400/500/650/750 W): **500-W-Netzteil**.

B3 – Feldrechner 30 W, USV 100 Wh. Laufzeit? Kapazität für 4 h?

1. Laufzeit: 100 Wh ÷ 30 W = **3,33 h**.
2. Für 4 h: 30 W × 4 h = **120 Wh**.

B4 – 6 Server mit je 2 CPUs à 205 W TDP. 40 % Aufschlag.

1. Anzahl CPUs: 6 × 2 = 12.
2. CPU-Leistung: 12 × 205 W = 2.460 W.
3. Mit Aufschlag: 2.460 W × 1,4 = **3.444 W ≈ 3,44 kW Kühlleistung**.

B5 – Server 350 W, 24/7, 0,32 €/kWh, 1 Jahr = 8.760 h.

1. In kW umrechnen: 350 W = 0,35 kW.
2. Energie: 0,35 kW × 8.760 h = 3.066 kWh.
3. Kosten: 3.066 kWh × 0,32 €/kWh = **981,12 €** pro Jahr.

B6 – cTDP-down von 28 W auf 15 W. Um wie viel Prozent sinkt die Verlustleistung?

1. Differenz: 28 W − 15 W = 13 W.
2. Bezogen auf den alten Wert: 13 ÷ 28 = 0,464285…
3. Ergebnis: **46,43 %** weniger.

8.3 📐 Weitere Formeln aus der Formelsammlung

Größe	Formel
Adressraum	2^n Byte (n = Adressbits); 2^32 = 4 GiB
Speicherbandbreite	Busbreite [Byte] × Transferrate [MT/s]; 64 Bit = 8 Byte je Kanal
Amdahl’s Law	S = 1 ÷ ((1 − p) + p ÷ n); p = paralleler Anteil, n = Kerne
Energiekosten	P [kW] × t [h] × Preis [€/kWh]

ℹ️ Zu Amdahl’s Law gibt es auf dem Blatt keine Aufgabe. Die Formel sagt: Mehr Kerne helfen nur beim parallelen Anteil eines Programms.

❓ Übungsfragen Block 8

Ü8.1 Ein Server hat 2 Sockel mit je 16 Kernen. SMT ist aktiv. Wie viele logische Prozessoren meldet der Hypervisor?

Ü8.2 Eine CPU läuft mit 2,0 GHz. Wie viele Taktzyklen schafft ein Kern in 1 ms?

Ü8.3 Ein PC braucht zusammen 400 W. Welches Netzteil wählen Sie bei 30 % Puffer (Handelsgrößen 300/400/500/650/750 W)?

✅ Lösungen

Block 1

Ü1.1 1 → d, 2 → c, 3 → e, 4 → b, 5 → a.

Block 2

Ü2.1 Falsch. Die Leistung hängt auch von der IPC und der Kernanzahl ab. Leistung ≈ Takt × IPC × Kerne. Eine CPU mit weniger GHz kann schneller sein (siehe A6).

Ü2.2 Ein physischer Kern ist eine echte Recheneinheit auf dem Die. Ein Thread ist ein logischer Kern. Durch SMT/Hyper-Threading arbeiten zwei Threads auf einem Kern. Windows zählt die logischen Prozessoren: 8 Kerne × 2 Threads = 16.

Block 3

Ü3.1 Die TDP gibt die Wärmeleistung bei typischer Last an. Auf diesen Wert wird die Kühlung ausgelegt. Die echte Spitzenleistung ist höher. Sie heißt bei Intel MTP und bei AMD PPT.

Ü3.2

- LGA: Pins im Sockel des Mainboards. Beispiel: Intel LGA 1700 oder AMD AM5.
- PGA: Pins an der CPU. Beispiel: AMD AM4.
- BGA: CPU fest verlötet, kein Tausch. Beispiel: Mobile- und Embedded-CPUs.

Block 4

Ü4.1 C) L1.

Ü4.2 Miss – an – Die.

Block 5

Ü5.1 Drei von diesen:

- CISC hat viele komplexe Befehle. RISC hat wenige einfache Befehle.
- CISC-Befehle greifen direkt auf den Speicher zu. RISC nutzt nur Load/Store.
- RISC ist sehr energieeffizient. CISC eher nicht.

Zuordnung: x86/x64 = CISC. ARM = RISC.

Block 6

Ü6.1 C) Intel Xeon / AMD EPYC.

Ü6.2 Die Hardware-Virtualisierung muss im UEFI aktiv sein. Bei Intel heißt sie VT-x, bei AMD AMD-V (SVM).

Block 7

Ü7.1 1. Anwendungsfall, 2. Anforderungen, 3. TDP-Grenze, 4. Kerne/Takt, 5. RAM-Kompatibilität, 6. Budget.

Ü7.2 Xeon W oder Ryzen 9 PRO (z. B. Xeon W3-2425, Ryzen 9 PRO 7945). Am schwersten wiegt die hohe Single-Thread-Leistung. ECC ist optional.

Block 8

Ü8.1 2 × 16 × 2 = **64 logische Prozessoren**.

Ü8.2 2,0 × 10^9 Hz × 10^-3 s = 2,0 × 10^6 = **2.000.000 Taktzyklen**.

Ü8.3 400 W × 1,3 = 520 W. Nächste Handelsgröße: **650 W**.

Lösungen zum Übungsblatt (Teile ohne eigene Ü-Frage)

- Lückentext 1: **Central** – **Thermal Design Power** – **Cache** – **Hyper-Threading** – **AM5**.
- Richtig/Falsch: 1 F (Takt allein reicht nicht), 2 R (L3 ist gemeinsam), 3 R (RISC: kleiner, einfacher Befehlssatz), 4 R (13. Gen nutzt LGA 1700), 5 F (TDP = typische Last, nicht exakte Spitze), 6 F (Miss = Daten **nicht** vorhanden).
- Moore’s Law: **B)** Die Transistoranzahl verdoppelt sich etwa alle 2 Jahre.

🔑 Schlagwortliste für die Prüfung

Begriff	Kurzdefinition	Block
CPU	Central Processing Unit, führt Befehle aus, enthält ALU, CU, Register	1
ALU	Rechenwerk, rechnet und vergleicht	1
Control Unit (CU)	Steuerwerk, holt und dekodiert Befehle	1
Register	schnellster Speicher in der CPU (ps-Bereich)	1
Bus Interface Unit (BIU)	Verbindung der CPU zum Systembus (PCIe, DMI, IMC)	1
Die	Silizium-Chip der CPU	1
Taktfrequenz	Taktzyklen pro Sekunde, Einheit Hz/GHz	2
Basistakt / Boost-Takt	garantierte Dauerleistung / kurzer Höchsttakt	2
IPC	Instructions per Clock, Befehle pro Takt	2
Physischer Kern	eigene Recheneinheit mit ALU, CU, Register, L1/L2	2
Thread / logischer Kern	virtuelle CPU durch SMT	2
SMT / Hyper-Threading	2 Threads teilen einen Kern (AMD SMT, Intel HT)	2
P-Cores / E-Cores	Leistungs- / Effizienzkerne (Intel hybrid), E-Cores ohne SMT	2
Get-CimInstance Win32_Processor	PowerShell-Abfrage von Kernen und logischen Prozessoren	2
TDP	Thermal Design Power, Wärmeleistung für die Kühlauslegung in W	3
MTP / PPT	echte Spitzenleistung bei Intel / AMD	3

Begriff	Kurzdefinition	Block
cTDP-down	TDP nach unten begrenzen	3
Fanless	lüfterlos, passiv gekühlt, TDP < 15 W	3
Sockel	Schnittstelle CPU–Mainboard, muss passen	3
LGA / PGA / BGA	Pins im Sockel / Pins an der CPU / fest verlötet	3
AM5 / AM4	AMD-Sockel: LGA 1718 mit DDR5 / PGA mit DDR4	3
LGA 1700 / LGA 1851	Intel-Sockel: Core 12.–14. Gen / Core Ultra 200S	3
Cache	schneller SRAM-Puffer auf dem Die	4
L1 / L2 / L3	~1 ns privat / ~4 ns meist privat / ~10–30 ns gemeinsam	4
Cache-Hit / Cache-Miss	Daten gefunden / nicht gefunden, RAM-Zugriff nötig	4
Stall	CPU wartet auf Daten	4
Hit-Rate	Trefferquote im Cache, typisch 85–99 %	4
CISC	viele komplexe Befehle, x86/x64	5
RISC	wenige einfache Befehle, Load/Store, ARM	5
Moore’s Law	Transistoranzahl verdoppelt sich etwa alle 2 Jahre	5
3D V-Cache	AMD-Technik mit zusätzlichem Cache	6
iGPU / F-Serie	integrierte Grafik / Intel-Modelle ohne iGPU	6
Xeon / EPYC	Server-CPUs von Intel / AMD	6
ECC-RAM	RAM mit Fehlerkorrektur, typisch für Server	6
VT-x / AMD-V	Hardware-Virtualisierung	6
VT-d / AMD-Vi (IOMMU)	Hardware direkt an VMs geben	6
SGX / SEV, TXT, Boot Guard	CPU-Sicherheitsfunktionen	6
Auswahlreihenfolge	Anwendungsfall → Anforderungen → TDP → Kerne/Takt → RAM → Budget	7
Single-Thread-Leistung	Leistung eines einzelnen Kerns, wichtig für CAD/GIS	7

Begriff	Kurzdefinition	Block
Intel ARK	Datenblatt-Datenbank von Intel	7
EOL	End of Life, Ende der Lieferbarkeit	7
CPU-Z	Gratis-Tool zum Auslesen von CPU, Cache, Mainboard, RAM	7
Logische Prozessoren	Sockel × Kerne × Threads pro Kern	8
Taktzyklen	Takt [Hz] × Zeit [s]	8
Kühlleistung / Netzteil	TDP × 1,2–1,3 / Summe × 1,3 → Handelsgröße	8
Laufzeit USV	Kapazität [Wh] ÷ Leistung [W]	8
Energiekosten	P [kW] × t [h] × Preis [€/kWh]	8

Zusammengeführt aus 2 Einzel-Zusammenfassung(en) · Stand 25.11.2026