Übungsblatt – Kapitel 02

Prozessor (CPU)

Kennwerte · Cache · Intel vs. AMD · Architektur · Auswahl

Name: _____	**Datum:** _____

Legende: **[L]** Lückentext **[MC]** Multiple Choice **[RF]** Richtig/Falsch **[ZU]** Zuordnung
Zeit: ca. 20 Min. (ca. 15 Min. Bearbeitung, ca. 5 Min. Besprechung)

1

Lückentext *Ergänzen Sie die fehlenden Fachbegriffe.*

1. Die Abkürzung CPU steht für _____ Processing Unit.
2. Der _____ (TDP) gibt an, wie viel Wärme der Kühler maximal abführen muss.
3. Der _____ ist der schnellste Speicher auf dem Prozessor in den Ebenen L1, L2 und L3.
4. Bei Intel heißt die Simultane-Multithreading-Technologie _____; bei AMD heißt sie SMT.
5. Der aktuelle AMD-Desktop-Sockel für Ryzen 7000/9000 heißt _____.

Wortbox: *Cache* │ *Central* │ *Thermal Design Power* │ *AM5* │ *LGA1700* │ *Hyper-Threading*

2

Multiple Choice *Welche Cache-Ebene hat die kürzeste Zugriffszeit, aber den geringsten Speicher?*

[ ] A) L3
[ ] B) L2
[ ] C) L1
[ ] D) RAM

3

Richtig / Falsch? *Markieren Sie für jede Aussage Richtig (R) oder Falsch (F).*

#	Aussage	R	F
1	Ein höherer Takt bedeutet immer eine höhere Gesamtleistung der CPU.	[ ]	[ ]
2	Der L3-Cache wird von allen Kernen eines Prozessors gemeinsam genutzt.	[ ]	[ ]
3	RISC-Prozessoren (ARM) verwenden einen kleinen, einheitlichen Befehlssatz.	[ ]	[ ]
4	Intel Core i5 und i7 der 13. Generation nutzen beide den Sockel LGA 1700.	[ ]	[ ]
5	Die TDP gibt die maximale Leistungsaufnahme unter Volllast immer exakt an.	[ ]	[ ]
6	Ein Cache-Miss tritt auf, wenn die gesuchten Daten im Cache vorhanden sind.	[ ]	[ ]

4

Zuordnung *Ordnen Sie den CPU-Komponenten die passende Funktion zu.*

Nr.	Begriff	→	Beschreibung (Buchstabe eintragen)
1	ALU	[___]	a) Verbindet CPU mit dem Systembus (PCIe, DMI)
2	Control Unit (CU)	[___]	b) Schnellste Datenpuffer direkt im Kern (ca. 1 ns)
3	Register	[___]	c) Holt und dekodiert Befehle – steuert Ausführung
4	L1-Cache	[___]	d) Führt Additions-, Subtraktions- und Vergleichsoperationen aus
5	Bus Interface Unit	[___]	e) Allgemeine Pufferspeicher direkt in der CPU (ps-Bereich)

5	**Multiple Choice** *Ein Server-Admin benötigt eine CPU mit ECC-Unterstützung und maximaler Zuverlässigkeit. Welche Produktlinie?* [ ] A) Intel Core i9 [ ] B) AMD Ryzen 9 [ ] C) Intel Xeon / AMD EPYC [ ] D) Apple M4 Pro

6	**Multiple Choice** *Was beschreibt „Moore's Law"?* [ ] A) Die Busbreite verdoppelt sich alle 2 Jahre [ ] B) Die Transistoranzahl verdoppelt sich etwa alle 2 Jahre [ ] C) Die Cache-Größe halbiert sich alle 18 Monate [ ] D) Die TDP wächst linear mit der Taktfrequenz

7	**Lückentext** *Ergänzen Sie die Lücken zur Cache-Hierarchie.* 1. Werden gesuchte Daten nicht im Cache gefunden, spricht man von einem Cache-_____. 2. Die Zugriffszeit steigt von L1 zu L2 zu L3 zu RAM immer _____. 3. L3-Cache liegt auf dem gleichen _____ wie die CPU-Kerne (On-Die). **Wortbox:** *Hit* | *Miss* | *Die* | *ab* | *an*